

УДК 621.396.6

Шифр специальности ВАК: 2.2.14

Ф.А. Зотов, А.А. Меркулов, А.А. Цитович

Проектирование вторичного источника питания для АФАР Ка-диапазона

Актуальность. Разработка компактных и энергоэффективных источников питания с низким уровнем электромагнитных помех является ключевой задачей при создании современных приемопередающих модулей активных фазированных антенных решеток (АФАР) Ка-диапазона. **Цель исследования.** Разработка и обоснование схемотехнических решений для построения вторичного источника питания АФАР Ка-диапазона. **Методы.** В работе применялись методы схемотехнического проектирования, многокритериального выбора компонентной базы на основе весовых коэффициентов, а также Spice-моделирование режимов работы электрических цепей с учетом паразитных параметров компонентов. **Научная новизна.** Предложена и обоснована двухуровневая распределенная архитектура питания с физическим разделением каналов промежуточной шины и применением высокочастотных синхронных преобразователей в инвертирующем включении, что минимизирует влияние помех через общий импеданс на чувствительные СВЧ-цепи. **Результаты.** Разработана микроконтроллерная система алгоритмического управления циклограммой запуска, предотвращающая электрический пробой СВЧ-транзисторов. Результаты моделирования подтвердили обеспечение КПД силовых каскадов 86–91% при выходных токах до 15 А, при этом амплитуда пульсаций на низковольтных каналах не превышает 15 мВ. **Практическая значимость.** Предложенные схемотехнические решения могут быть внедрены при проектировании бортовой аппаратуры и малогабаритных радиолокационных комплексов для обеспечения высокой надежности и электромагнитной совместимости плотно упакованных антенных модулей.

Ключевые слова: вторичный источник питания, АФАР, DC/DC-преобразователь, электромагнитная совместимость, схемотехническое моделирование, циклограмма, микроконтроллер, энергоэффективность.

DOI: 10.21293/1818-0442-2026-29-2-39-47

Введение

Развитие современных радиолокационных систем неразрывно связано с переходом к АФАР миллиметрового (Ка) и сантиметрового (Х, Ку) диапазонов волн [1–3]. Переход в область высоких частот неизбежно влечет за собой уменьшение габаритных размеров излучающих элементов и критическое сокращение шага антенной решетки. Это приводит к резкому повышению плотности компоновки приемопередающих модулей (ППМ) и росту удельного тепловыделения на единицу объема [4–6].

Современные ППМ представляют собой сложные гибридные устройства, включающие высокоразрядные АЦП/ЦАП, программируемые логические интегральные схемы (ПЛИС) и прецизионные СВЧ-усилители [7]. Функционирование такой компонентной базы требует формирования ряда разнополярных напряжений питания с жесткими допусками по амплитуде пульсаций. При этом традиционные подходы к построению вторичных источников питания (ВИП), например, использование крупногабаритных серийных модулей (VPX/VITA 62) [8–11], становятся малоэффективными из-за избыточных массогабаритных характеристик, ограниченной гибкости в настройке выходных номиналов и высокого уровня кондуктивных помех, требующих установки громоздких внешних LC-фильтров [12, 13].

Особую сложность при проектировании ВИП для АФАР представляет выбор частоты коммутации силовых ключей. Для минимизации габаритов фильтрующих компонентов необходимо повышение частоты преобразования до единиц мегагерц [14]. При

этом необходимо обеспечить конструктивное ослабление генерируемых электромагнитных помех для исключения их влияния на промежуточные частоты приемного тракта радиолокатора, что накладывает ограничения на топологию печатной платы и требует применения экранирования [15, 16].

Кроме того, для предотвращения электрического пробоя затворов СВЧ-транзисторов при включении ППМ необходимо строгое соблюдение временной циклограммы подачи питающих напряжений [17]. Нарушение последовательности включения стоковых и затворных цепей приводит к необратимому выходу из строя дорогостоящих СВЧ-компонентов.

Таким образом, **цель работы** – представить разработку малогабаритной распределенной бестрансформаторной архитектуры ВИП, сочетающей в себе высокий КПД, эффективное подавление помех и наличие интеллектуальной системы управления запуском.

Архитектура распределенной системы питания

Для достижения поставленной цели разработана двухуровневая распределенная архитектура ВИП (рис. 1). Выбранная топология позволяет отказаться от больших изолированных DC/DC-преобразователей на каждом выходном канале, перенести основную тепловую и токовую нагрузку на первый уровень преобразования [18, 19].

Первый уровень преобразования обеспечивает формирование из первичной бортовой сети 27 В базовых промежуточных шин. Ключевой особенностью предложенной архитектуры является физическое разделение промежуточной шины положительной по-

лярности на два независимых канала. Данное решение реализовано на базе двух отечественных изолированных импульсных модулей серии МНМ15 [20].

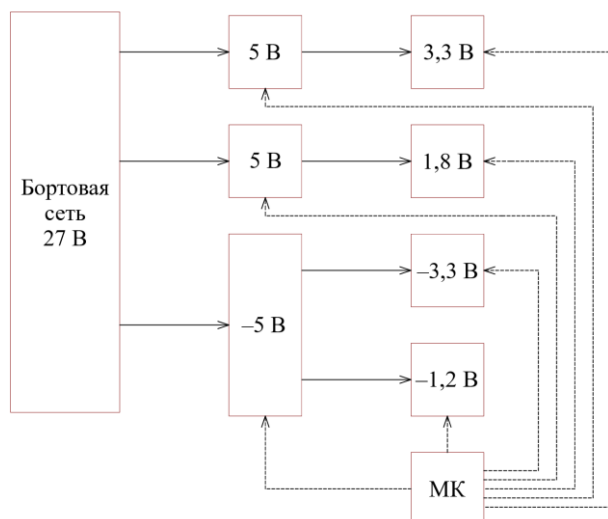


Рис. 1. Структурная схема ВИП

Разделение каналов DC/DC-модулей позволяет гальванически изолировать цепи питания цифровой логики ПЛИС от цепей питания чувствительных аналоговых каскадов и системы управления, что значительно снижает влияние помех через общий импеданс по цепям питания.

Вторая ветвь первого уровня предназначена для формирования отрицательного напряжения -5 В. Для минимизации габаритов применена синхронная микросхема LTC7149, работающая в топологии инвертирующего понижающе-повышающего преобразователя (Inverting Buck-Boost) [21]. Данный подход позволяет получить отрицательный потенциал с высоким КПД без применения многообмоточных трансформаторов [14, 18].

Второй уровень системы состоит из набора независимых высокочастотных синхронных понижающих преобразователей, формирующих конечные напряжения непосредственно вблизи потребителей: $+3,3$ В (ADP2386), $+1,8$ В (L6983). Питание преобразователей отрицательной полярности ($-1,2$ и $-3,3$ В) осуществляется от промежуточной шины -5 В с использованием интегральных схем (ИС) (TPS62827 и TPS62130A) в инвертирующем включении [22, 23]. Принцип реализации данной топологии заключается в изменении точки привязки потенциалов. Вывод GND микросхемы подключается к входной шине, а вход питания – к системной земле (0 В). При этом разность потенциалов, приложенная к выводам питания контроллера, соответствует сумме входного и абсолютного значения выходного напряжения ($V_{in} + |V_{out}|$).

Методика многокритериального выбора компонентной базы

В рамках работы применена методика комплексной оценки качества интегральных преобразователей на основе весовых коэффициентов. Данный подход позволяет сравнить компоненты различных произво-

дителей, приведя их характеристики к единому интегральному показателю. Для каждой микросхемы или модуля рассчитывался итоговый показатель качества Q по формуле

$$Q = \sum_{i=1}^n (w_i \cdot p_i), \quad (1)$$

где w_i – весовой коэффициент i -го параметра; p_i – оценка i -го параметра по 10-балльной шкале; n – общее количество оцениваемых параметров.

Наибольшие веса присвоены коэффициенту полезного действия ($0,3$) и нагрузочной способности ($0,25$), так как они определяют тепловой режим модуля, что является главным критерием обеспечения высокой надежности работы аппаратуры АФАР [4, 19]. Также учитывались уровень генерируемых шумов ($0,15$), массогабаритные характеристики ($0,1$), рабочий диапазон температур ($0,1$), ценовая категория ($0,05$) и надежность ($0,05$). На основе расчетов по (1) для каждого каскада определен оптимальный компонент. Итоговый перечень выбранной элементной базы представлен в табл. 1.

Таблица 1
Перечень отобранных микросхем для проектируемого ВИП

Преобразование	Выбранная микросхема	Показатель качества (Q)
27 В $\rightarrow$ +5 В	АЕДОН МНМ15-1В0,85,0Т	8,35
5 В $\rightarrow$ +3,3 В	Analog Devices ADP2386	8,30
5 В $\rightarrow$ +1,8 В	STMicroelectronics L6983NQTR	9,30
27 В $\rightarrow$ –5 В	Linear Technology LTC7149	8,55
–5 В $\rightarrow$ –1,2 В	Texas Instruments TPS62827	8,30
–5 В $\rightarrow$ –3,3 В	Texas Instruments TPS62130A-Q1	8,40

Схемотехническая реализация каскадов преобразования

Одной из основных задач при проектировании системы питания для АФАР является формирование ряда отрицательных напряжений (-5 ; $-3,3$; $-1,2$ В) с высоким КПД в условиях ограниченного объема. В разработанном устройстве применено схемотехническое решение на основе синхронных понижающих ИС, работающих по топологии инвертирующего понижающе-повышающего преобразователя [14, 18].

Формирование маломощных каналов реализовано путем изменения точки привязки потенциалов. В то же время для формирования базового мощного канала -5 В применена специализированная микросхема LTC7149, имеющая встроенные цепи сдвига уровней, что позволяет сохранить привязку ее порта GND к системной земле, существенно упрощая трассировку и повышая надежность.

Расчет индуктивности, которая влияет на режим работы преобразователя и уровень пульсаций, производился, исходя из условия работы в режиме неразрывных токов и допустимого уровня пульсаций тока ΔI_L (выбрано 30% от тока нагрузки), по формуле

$$L = \frac{V_{in} \cdot |V_{out}|}{\Delta I_L \cdot f_{sw} \cdot (V_{in} + |V_{out}|)}, \quad (2)$$

где V_{in} , V_{out} – входное и выходное напряжения; f_{sw} – частота переключения; ΔI_L – пульсации тока дросселя.

Для реализации наиболее мощного отрицательного канала (–5 В) использована ИС LTC7149. Особенностью данной микросхемы является токовый метод задания выходного напряжения через вывод ISET, из которого вытекает прецизионный ток $I_{SET} = 50$ мкА. Номинал задающего резистора R_{25} рассчитывался следующим образом:

$$R_{25} = \frac{|V_{out-}|}{I_{SET}}, \quad (3)$$

где V_{out-} – выходное отрицательное напряжение; I_{SET} – задающий ток 50 мкА.

Рабочая частота преобразователя f_{sw} задается резистором R_{22} , подключенным между выводами RT и SVOUT–. Для обеспечения сбалансированных показателей КПД и габаритов выбрана частота 500 кГц. Требуемый номинал резистора рассчитывается по формуле и составляет 200 кОм:

$$R_{22} = \frac{10^{11}}{f_{sw}} = \frac{10^{11}}{500 \cdot 10^3}, \quad (4)$$

где 10^{11} – коэффициент преобразования, заложенный в архитектуру внутреннего генератора ИС.

Особое внимание уделено проектированию выходных фильтров, так как пульсации напряжения напрямую влияют на фазовые шумы приемопередающего тракта [2, 16]. Применен комбинированный подход к построению емкостного фильтра. Компенсация динамических просадок обеспечивается полимерными конденсаторами, обладающими высокой удельной емкостью (100–150 мкФ). Фильтрация высокочастотных помех реализована на базе параллельно включенных многослойных керамических конденсаторов различной емкости (22; 10; 0,1 мкФ). Выбор данного решения обусловлен необходимо-

стью пропускания значительных высокочастотных токов пульсаций и минимизацией совокупного ESR, что затруднительно при использовании компактных помехоподавляющих чип-фильтров. Использование конденсаторов с диэлектриком X7R/X5R позволяет минимизировать паразитную индуктивность (ESL) и снизить эквивалентное последовательное сопротивление (ESR) фильтра до единиц миллиом. Принципиальная схема реализации четвертого каскада представлена на рис. 2.

Реализация циклограммы

Одновременный запуск всех каскадов системы питания АФАР вызывает критические броски пускового тока, способные привести к просадке первичной сети 27 В и активации систем защиты. Кроме того, специфика СВЧ-усилителей (в частности, на базе нитрида галлия, GaN) требует строгой очередности подачи напряжений смещения [1, 15]. Для решения данной задачи разработана микроконтроллерная система алгоритмического управления напряжениями питания на базе 32-разрядного микроконтроллера (МК) с ядром ARM Cortex-M0+ (STM32G031G8) в виброустойчивом безвыводном корпусе UFQFPN-28.

Питание самого МК организовано от промежуточной шины, формируемой модулем входного каскада (включается автоматически при подаче 27 В). Снижение напряжения до 3,3 В, необходимых для работы логики МК, осуществляется с помощью линейного стабилизатора напряжения (DA8).

Реализация циклограммы запуска сопряжена с необходимостью согласования логических уровней разнополярных каскадов. Выходы управления (Enable) преобразователей положительной полярности подключены напрямую к портам ввода-вывода МК (GPIO). Однако для каскадов, формирующих напряжения –1,2 и –3,3 В, прямое подключение недопустимо.

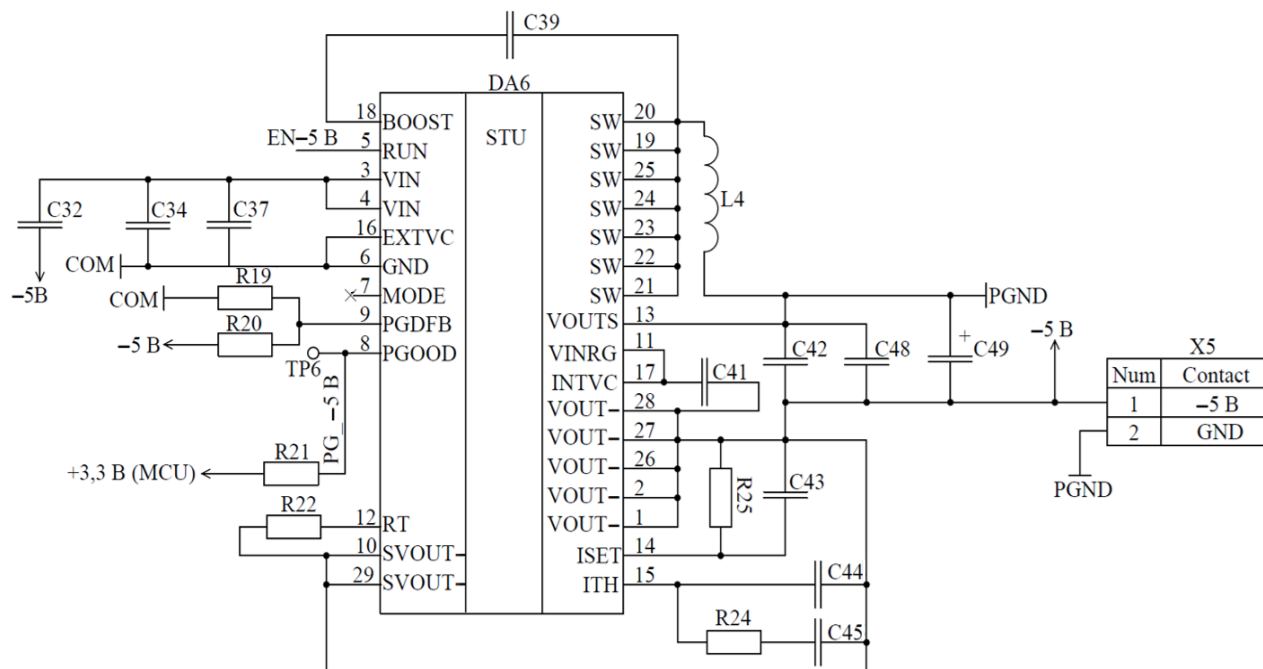


Рис. 2. Схема подключения четвертого каскада ВПП

Поскольку локальной землей данных микросхем является шина -5 В, подача управляющего логического сигнала $+3,3$ В от МК привела бы к возникновению разности потенциалов $8,3$ В на выводе Enable.

Во избежание электрического пробоя в цепи управления инвертирующих каскадов внедрены резистивные делители напряжения. Они обеспечивают сдвиг управляющего сигнала в безопасный диапазон (около $-0,85$ В относительно системного нуля), что гарантированно включает преобразователи, не превышая допустимых пределов напряжения относительно их локальной земли. В качестве обратной связи для подтверждения выхода каскадов на номинальный режим используются сигналы статуса питания (Power Good). Выводы PG подтянуты к шине питания МК ($+3,3$ В). Для повышения отказоустойчивости и упрощения схемы сопряжения контроль запуска инвертирующих низковольтных каскадов реализован программным методом задержек. Это исключает необходимость трансляции сигналов с отрицательным смещением в порты МК, предотвращая про-

текание возвратных токов через защитные диоды портов ввода-вывода МК. На рис. 3 представлена схема подключения МК и его обвязки.

Результаты моделирования алгоритма управления, представленные на рис. 4, подтверждают реализацию детерминированной последовательности активации каналов.

Временная диаграмма демонстрирует трехступенчатый запуск. На первом этапе ($0-8$ мс) происходит стабилизация шин положительной полярности, обеспечивающих питание системы управления и промежуточных звеньев. На втором этапе (14 мс) активируется базовый инвертирующий каскад -5 В. Завершающая фаза циклограммы ($28-30$ мс) обеспечивает подачу напряжений смещения и питания цифровых портов ПЛИС. Выдержанные временные интервалы между включением каскадов позволяют избежать наложения переходных процессов, тем самым минимизируя суммарный импульсный ток потребления от первичной сети 27 В и гарантируя безопасные режимы работы затворных цепей СВЧ-транзисторов.

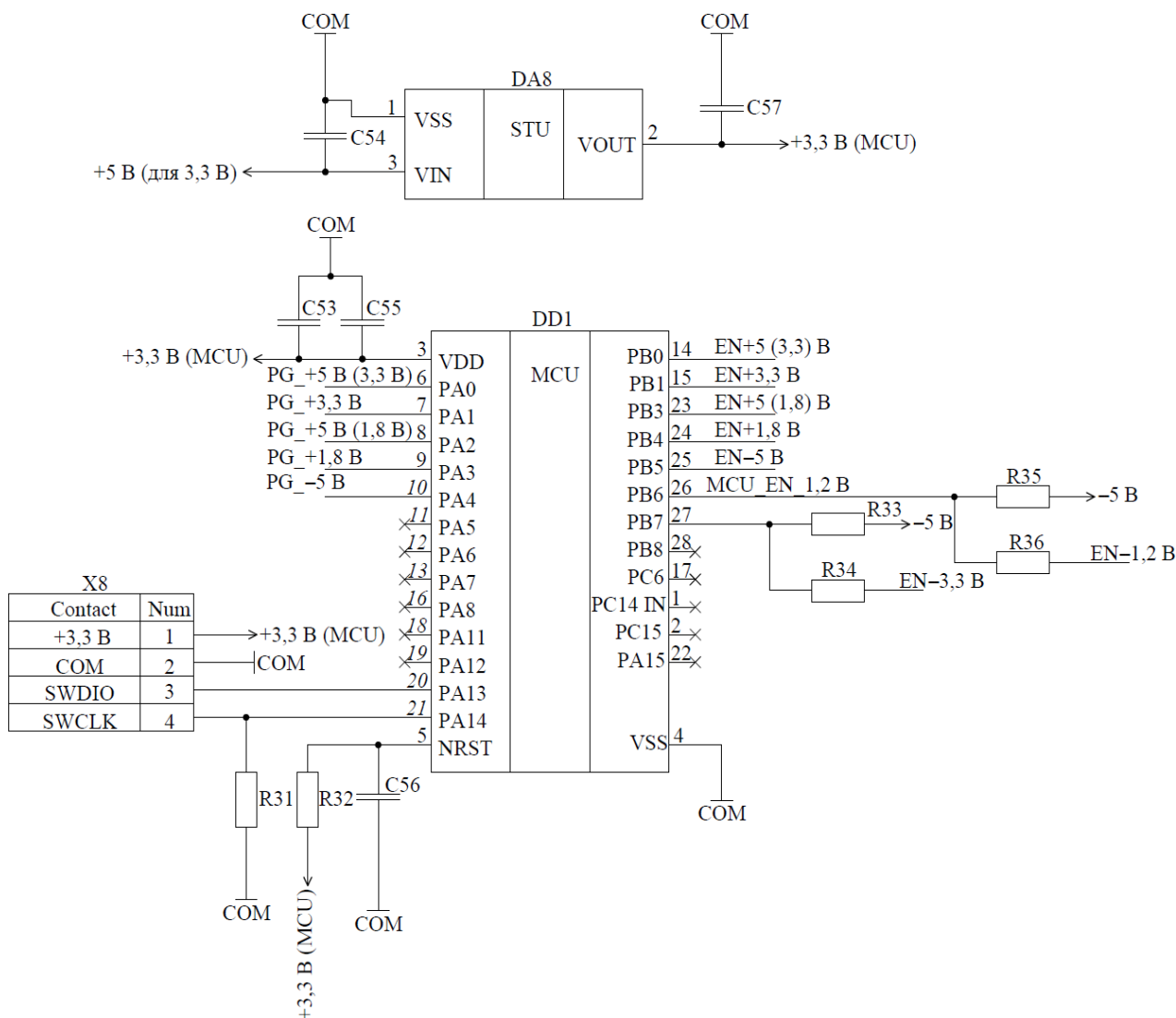


Рис. 3. Схема подключения МК STM32G031G8

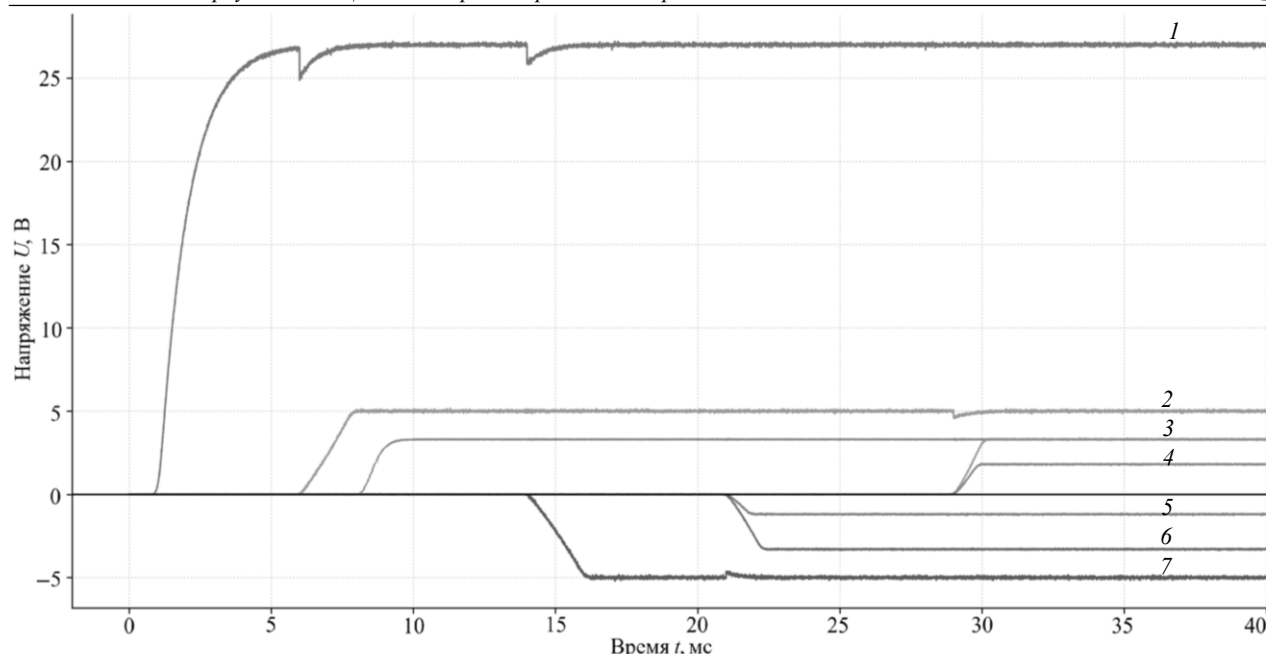


Рис. 4. График процесса последовательного включения каналов ВИП:
1 – шина +27 В; 2 – шина +5 В; 3 – шина +3,3 В; 4 – шина –1,8 В; 5 – шина –1,2 В; 6 – шина –3,3 В; 7 – шина –5 В

Моделирование динамических характеристик и переходных процессов

Подтверждение корректности подключения микросхем проводилось методом схемотехнического моделирования в программной среде LTspice. Модели пассивных компонентов задавались с учетом их паразитных параметров (ESR и ESL конденсаторов, активное сопротивление обмоток дросселей), что позволило максимально приблизить результаты к реальным условиям эксплуатации.

Анализ переходного процесса при включении (рис. 5) демонстрирует корректную работу функции плавного пуска.

Выходное напряжение достигает номинального значения за время около 3,5 мс без перерегулирова-

ния и опасных выбросов. Наблюдаемая на графике (см. рис. 5) широкая полоса значений тока дросселя в установившемся режиме обусловлена высокочастотными пульсациями с размахом около 1,3 А, детальная форма которых приведена на рис. 7.

Анализ установившегося режима при полной расчетной нагрузке подтвердил высокую эффективность выбранной комбинированной схемы фильтрации. На рис. 6 приведена осциллограмма пульсаций выходного напряжения. Амплитуда пульсаций составляет 56 мВ, что соответствует 1,1% от номинала (что для высоковольтного канала допустимо). Характерная форма пульсаций обусловлена ESR выходных конденсаторов, а частота следования соответствует частоте коммутации (500 кГц).

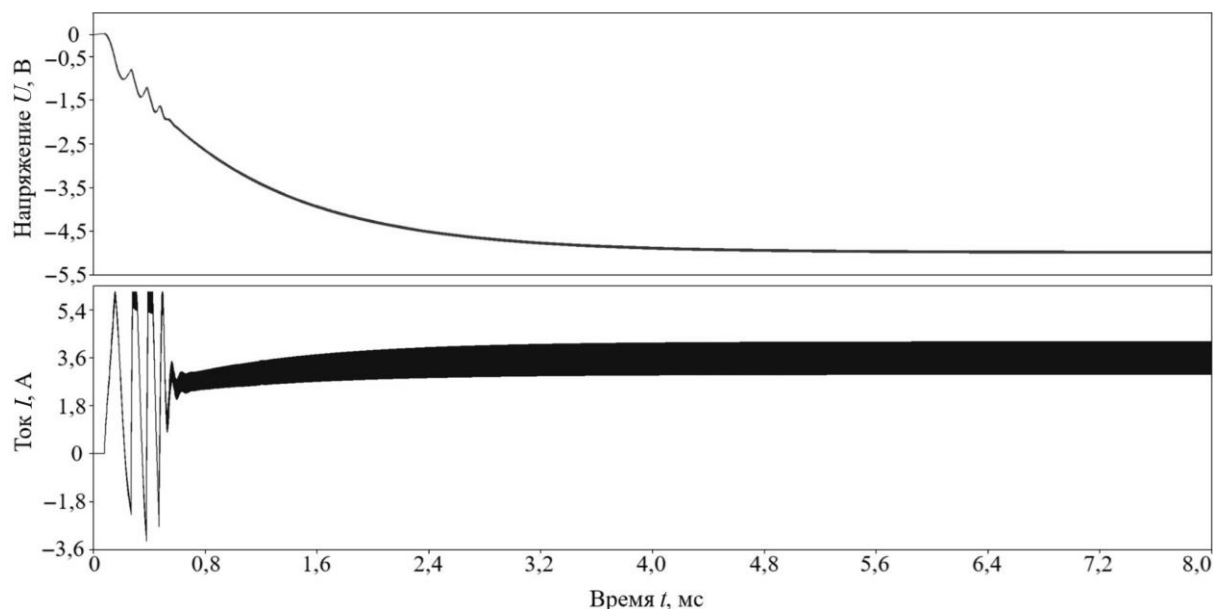


Рис. 5. Переходный процесс установления выходного напряжения и тока дросселя

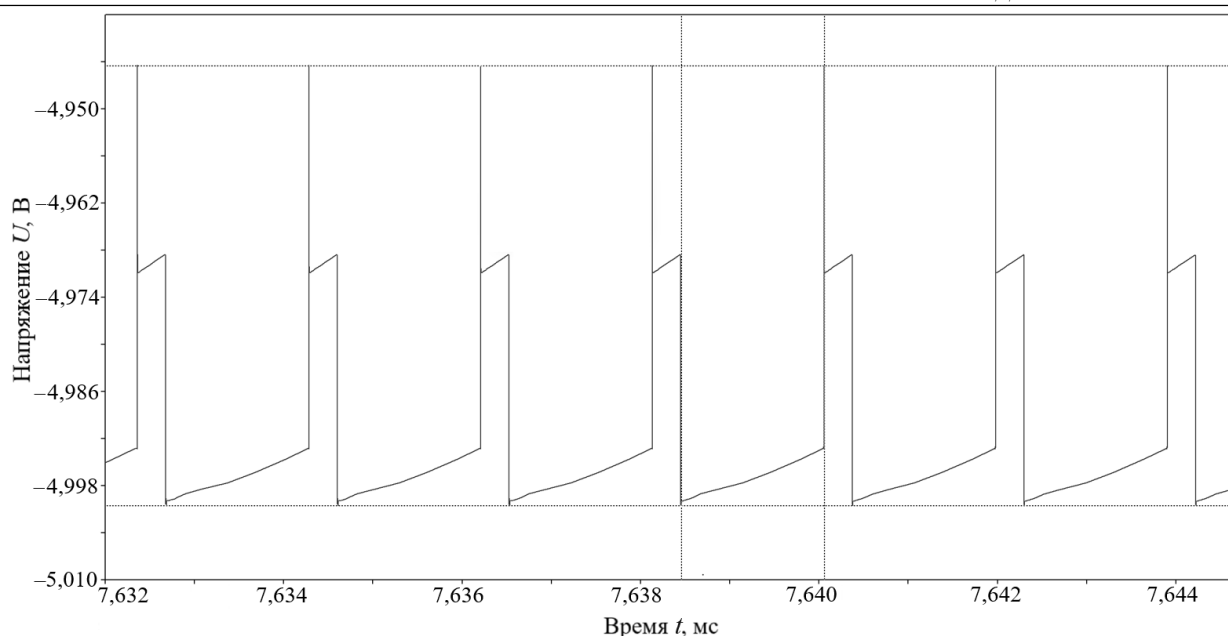


Рис. 6. Оценка пульсаций выходного напряжения

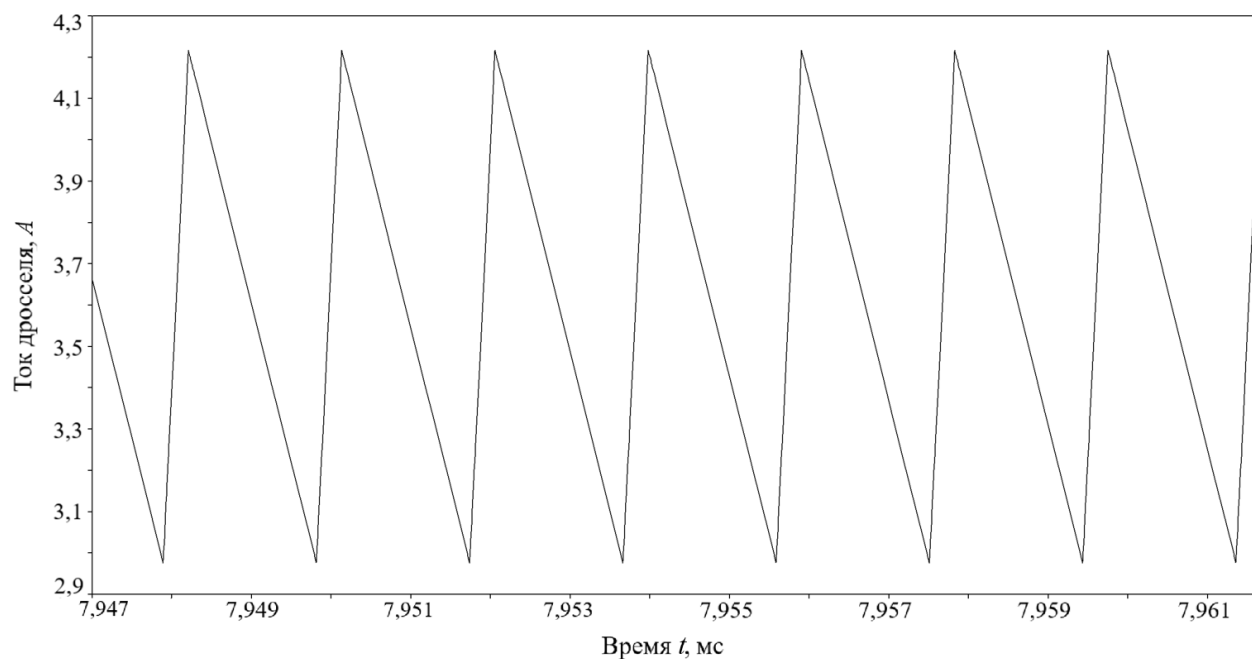


Рис. 7. Форма тока дросселя в режиме неразрывных токов

На рис. 7 представлена осциллограмма тока, протекающего через силовой дроссель каскада (-5 В). Форма тока имеет выраженный треугольный характер с постоянной составляющей, что подтверждает работу преобразователя в режиме неразрывных токов. Отсутствие искажений на вершинах треугольника свидетельствует о том, что пиковые значения тока не превышают ток насыщения выбранного дросселя, что гарантирует сохранение индуктивности и предотвращает неконтролируемый рост тока ключей.

Итоговые характеристики всех спроектированных каналов системы питания сведены в табл. 2. Оценка коэффициента полезного действия производилась в среде моделирования путем отношения

средней выходной мощности к входной в установившемся режиме с учетом потерь на переключение ключей и активном сопротивлении обмоток дросселей.

Таблица 2
Сводные результаты моделирования параметров ВИП

$U_{\text{вых}}, \text{В}$	$I_{\text{пик}}, \text{А}$	$\Delta U_{\text{вых}}, \text{мВ}$	$\delta U, \%$	$\eta, \%$
+5,0	15,0	45,0	0,9	89,5
+3,3	6,0	12,1	0,4	91,0
+1,8	3,0	9,0	0,5	90,5
-5,0	4,0	56,0	1,1	85,5
-3,3	3,0	10,6	0,3	89,0
-1,2	4,0	7,9	0,7	88,0

Заключение

В ходе работы спроектирована и промоделирована система вторичного электропитания для АФАР Ka-диапазона. Обоснован переход к распределенной двухуровневой архитектуре с промежуточной шиной +5 В, что обеспечило гибкость настройки каналов и исключило концентрацию всей рассеиваемой мощности в едином габаритном модуле питания. Разработана методика выбора компонентов на основе интегрального критерия качества, позволившая обоснованно применить отечественный модуль питания во входном каскаде и высокочастотные ИС в низковольтных каскадах стабилизации.

Предложены и реализованы схемотехнические решения для формирования ряда отрицательных напряжений (–5; –3,3; –1,2 В) на базе синхронных понижающих контроллеров в инвертирующем включении. Это позволило унифицировать элементную базу и отказаться от использования габаритных решений.

Разработанная микроконтроллерная система управления гарантирует строгое соблюдение требуемой циклограммы запуска каскадов. В отличие от традиционных решений на базе жесткой аппаратной логики, такой подход обеспечивает гибкость программной настройки временных интервалов без изменения топологии печатной платы.

Результаты схемотехнического моделирования подтвердили высокую эффективность предложенных решений: амплитуда пульсаций выходных напряжений для низковольтных каналов не превышает 15 мВ, обеспечен устойчивый запас по фазе в контурах регулирования. Достигнутые показатели энергоэффективности (КПД 86–91%) позволяют минимизировать перегрев плотно упакованных антенных модулей.

Литература

- Белоус А.И. СВЧ-электроника в системах радиолокации и связи. Техническая энциклопедия. – Кн. 1 / А.И. Белоус, М.К. Мерданов, С.В. Шведов. – М.: Техносфера, 2021. – 724 с.
- Батаев В.Я. Разработка излучающего полотна АФАР X-диапазона на основе печатного вибраторного излучателя / В.Я. Батаев, В.В. Демшиевский, А.А. Цитович // Электронная техника. – Сер. 1: СВЧ-техника. – 2019. – № 3 (542). – С. 76–87.
- Комплексированная антенная система X- и Ku-диапазонов / В.В. Кузнецов, А.А. Цитович, А.Д. Кучмий, А.А. Измайлов // Электроника и микроэлектроника СВЧ. – 2024. – Т. 1. – С. 309–313.
- Глушко Е.В. Высокоплотный импульсный источник вторичного электропитания активных фазированных антенных решеток / Е.В. Глушко, Г.С. Юрченко, Д.А. Петрищев // Актуальные проблемы физики, электроники и энергетики: сб. ст. I Междунар. науч.-практ. конф., Новополоцк, 27–28 окт. 2022 г. / Полоцкий гос. ун-т им. Евфросинии Полоцкой. – Новополоцк, 2023. – С. 97–104.
- Ненартович Н.Э. Из практики разработки активных фазированных антенных решеток / Н.Э. Ненартович, М.Б. Митяшев // Вестник МГТУ МИРЭА. – 2014. – № 3 (4). – С. 173–188.
- Панеева А.П. Приемопередающий модуль для активной фазированной антенной решетки малого космического аппарата / А.П. Панеева, Е.В. Комиссарова // Журнал радиоэлектроники. – 2024. – № 2. – С. 1–12.

- Карасев М.С. Оперативный контроль электрических параметров приемопередающих модулей X-диапазона частот // Электронная техника. – Сер. 1: СВЧ-техника. – 2021. – № 3 (550). – С. 6–14.
- Vicor Corporation. VIT028x6U1000y000 6U VITA 62 Military DC-DC Converter: Datasheet [Электронный ресурс]. – URL: <https://www.vicorpower.com>, свободный (дата обращения: 06.02.2026).
- SynQor Inc. VPX-3U-DC28P-004 Vita 62 3U VPX Power Supply: Datasheet [Электронный ресурс]. – URL: <https://www.synqor.com>, свободный (дата обращения: 10.02.2026).
- Behlman Electronics Inc. VPXtra 500M 3U VPX DC to DC Power Supply: Datasheet [Электронный ресурс]. – URL: <https://www.behlman.com>, свободный (дата обращения: 07.02.2026).
- TDK-Lambda Corporation. PXF60 Series 60W DC/DC-Converters: Datasheet [Электронный ресурс]. – URL: <https://www.tdk.com>, свободный (дата обращения: 08.02.2026).
- Пат. 2012/0313818 США, МПК H 01 Q 21/00. Active Electronically Scanned Array (AESAs) Card / A.M. Puzella (США), D.A. Bozza (США), P.S. Dupuis (США). № 13/295 437; заявл. 14.11.2011; опубл. 13.12.2012. – 17 с. Патент на англ. яз.
- Пат. 3319172 ЕПВ, МПК G 01 S 7/02. Airborne / Spaceborne Distributed Aperture Multi Sensing Pulsed RF System / A. Aprile (Италия), G. Isella (Италия), A. Montanari (Италия). № 17 200 470.7; заявл. 07.11.2017; опубл. 09.05.2018. – 22 с. Патент на англ. яз.
- High-Efficiency Soft-Switching Technique for a Cascaded Buck-Boost-Converter / L. Liu, J. Dai et al. // Electronics. – 2025. – Vol. 14 (22). – P. 4499.
- EMC-Friendly Gate Driver Design in GaN-Based DC-DC Converters for Automotive Electronics: A Review / X. Wu et al. // Electronics. – 2026. – Vol. 15 (2). – P. 283.
- Wu Y. A 13 G to 24.8 GHz Broadband Power Amplifier with 23% PAE for Sensor Applications / Y. Wu, J. Cui // Engineering Proceedings. – 2025. – Vol. 118 (1). – P. 67.
- Design of AD Converters in 0.35 μm SiGe BiCMOS Technology for Ultra-Wideband M-Sequence Radar Sensors / M. Sokol et al. // Sensors. – 2024. – Vol. 24 (9). – P. 2838.
- Мелешин В.И. Транзисторная преобразовательная техника. – М.: Техносфера, 2005. – 632 с.
- Гончаров А.Ю. Особенности построения матричных систем распределенного электропитания для АФАР // Компоненты и технологии. – 2016. – № 12. – С. 100–104.
- Модули питания низкопрофильные серии МНМ: Технические условия [Электронный ресурс]: сайт ООО «АЕДОН». – URL: <https://aedon.ru>, свободный (дата обращения: 10.02.2026).
- Analog Devices. LTC7149: 60V: Datasheet. – 2022 [Электронный ресурс]. – URL: <https://www.analog.com>, свободный (дата обращения: 9.02.2026).
- Texas Instruments. TPS6282x: Step-Down Converter with 1% Device Accuracy: Datasheet. – 2021 [Электронный ресурс]. – URL: <https://www.ti.com>, свободный (дата обращения: 25.01.2026).
- Texas Instruments. TPS62130A-Q1: Datasheet. – 2021. [Электронный ресурс]. – URL: <https://www.ti.com>, свободный (дата обращения: 25.01.2026).

Зотов Федор Андреевич

Магистрант каф. передовых технологий (КПТ) МИРЭА – Российского технологического ун-та Вернадского пр-т, 78, г. Москва, Россия, 119454
ORCID: 0009-0009-6476-963X
Тел.: +7-915-236-37-97
Эл. почта: zotov.f.a@mirea.ru

Меркулов Андрей Александрович

Канд. техн. наук, доцент, зав. каф. КПТ
МИРЭА – Российского технологического ун-та
Вернадского пр-т, 78, г. Москва, Россия, 119454
Тел.: +7 (499) 600-80-80, доб. 20762
Эл. почта: merkulov@mirea.ru

Цитович Алексей Александрович

Директор центра проектирования и тестирования
СВЧ-устройств МИРЭА –
Российского технологического ун-та
Вернадского пр-т, 78, г. Москва, Россия, 119454
Тел.: +7 (499) 600-80-80, доб. 20774
Эл. почта: tsitovich@mirea.ru

Поступила в редакцию: 01.05.2026.

Принята к публикации: 13.08.2026.

Zotov F.A., Merkulov A.A., Tsitovich A.A.

Design of a Secondary Power Supply for a Ka-Band AESA

Relevance. The development of compact and energy-efficient power supplies with a low level of electromagnetic interference is a critical task in the design of modern Ka-band active phased array radar (AESA) transceiver modules. **Purpose of the study.** This study aims to develop and substantiate circuit-design solutions for the construction of a secondary power supply intended for Ka-band AESA. **Methods.** The research employed methods of circuit design, multi-criteria selection of electronic components based on weight coefficients, and computer SPICE simulation of electrical circuit operation modes taking into account the parasitic parameters of components. **Scientific novelty.** A two-level distributed power supply architecture is proposed and justified, featuring physical separation of intermediate bus channels and the integration of high-frequency synchronous converters in an inverting configuration. This topology effectively minimizes the impact of common-impedance coupling interference on sensitive microwave circuits. **Results.** A microcontroller-based algorithmic control system for power-up sequencing has been developed to prevent the electrical breakdown of microwave transistors. Simulation results confirm a power-stage efficiency of 86–91% at output currents up to 15 A, while the ripple amplitude on low-voltage channels does not exceed 15 mV. **Practical significance.** The proposed circuit solutions can be implemented in the design of onboard equipment and small-sized radar systems to ensure high reliability and electromagnetic compatibility within densely integrated antenna array modules.

Keywords: secondary power supply, AESA, DC/DC-converter, electromagnetic compatibility, circuit simulation, power sequencing, microcontroller, energy efficiency.

DOI: 10.21293/1818-0442-2026-29-2-39-47

References

1. Belous A.I., Merdanov M.K., Shvedov S.V. *SVCh-elektronika v sistemakh radiolokatsii i svyazi. Tekhnicheskaya entsiklopediya. Kn. 1* [Microwave electronics in radar and communication systems. Technical encyclopedia. Book 1]. M., Tekhnosfera Publ., 2021, 724 pp. (in Russ.).
2. Bataev V.Ya., Demshevskiy V.V., Tsitovich A.A. [Design of printed dipole array for X-band AESA]. *Elektronnaya tekhnika. Seriya 1: SVCh-tehnika*, 2019, no. 3 (542), pp. 76–87 (in Russ.).
3. Kuznetsov V.V., Tsitovich A.A., Kuchmiy A.D., Izmaylov A.A. *Kompleksirovannaya antennaya sistema X- i Ku-dia-*

pazonov [Integrated X- and Ku-band antenna system]. *Elektronika i mikroelektronika SVCh*, 2024, vol. 1, pp. 309–313 (in Russ.).

4. Glushko E.V., Yurchenko G.S., Petrishche D.A. *Iyso-koplotnyi impul'snyi istochnik vtorichnogo elektropitaniya aktivnykh fazirovannykh antennoykh reshetok* [High-density pulse secondary power supply for active phased antenna arrays]. *Aktual'nye problemy fiziki, elektroniki i energetiki* [Actual Problems of Physics, Electronics and Energy: Proc. of the 1st Int. Sci. and Pract. Conf.]. Novopolotsk, PSU Publ., 2023, pp. 97–104 (in Russ.).
5. Nenartovich N.E., Mityashev M.B. [From the practice of developing active phased antenna arrays]. *Russian Technological Journal*, 2014, no. 3 (4), pp. 173–188 (in Russ.).
6. Paneeva A.P., Komissarova E.V. [A transceiver module for an active phased array antenna of a small spacecraft]. *Journal of Radio Electronics*, 2024, no. 2, pp. 1–12 (in Russ.).
7. Karasev M.S. [Online monitoring of electrical parameters of X-frequency band transceiving modules]. *Elektronnaya tekhnika. Seriya 1: SVCh-tehnika*, 2021, no. 3 (550), pp. 6–14 (in Russ.).
8. Vicor Corporation. VIT028x6U1000y000 6U VITA 62 Military DC-DC Converter: Datasheet. Available at: <https://www.vicorpower.com> (accessed: 6 February 2026).
9. SynQor Inc. VPX-3U-DC28P-004 Vita 62 3U VPX Power Supply: Datasheet. Available at: <https://www.synqor.com> (accessed: 10 February 2026).
10. Behlman Electronics Inc. VPXtra 500M 3U VPX DC to DC Power Supply: Datasheet. Available at: <https://www.behlman.com> (accessed: 7 February 2026).
11. TDK-Lambda Corporation. PXF60 Series 60W DC/DC-Converters: Datasheet. Available at: <https://www.tdk.com> (accessed: 8 February 2026).
12. Puzella A.M., Bozza D.A., Dupuis P.S. Active Electronically Scanned Array (AESA) Card. Patent US, no. 2012/0313818 A1, 2012.
13. Aprile A., Isella G., Montanari A. Airborne / Spaceborne Distributed Aperture Multi Sensing Pulsed RF System. Patent EP, no. 3319172 A1, 2018.
14. Liu L., Dai J. et al. High-Efficiency Soft-Switching Technique for a Cascaded Buck-Boost-Converter. *Electronics*, 2025, vol. 14, no. 22, pp. 4499.
15. X. Wu et al. EMC-Friendly Gate Driver Design in GaN-Based DC-DC Converters for Automotive Electronics: A Review. *Electronics*, 2026, vol. 15, no. 2, pp. 283.
16. Wu Y., Cui J. A 13 G to 24.8 GHz Broadband Power Amplifier with 23% PAE for Sensor Applications. *Engineering Proceedings*, 2025, vol. 118, no. 1, pp. 67.
17. Sokol M., et al. Design of AD Converters in 0.35 μm SiGe BiCMOS Technology for Ultra-Wideband M-Sequence Radar Sensors. *Sensors*, 2024, vol. 24, no. 9, pp. 2838.
18. Meleshin V.I. *Tranzistornaya preobrazovatel'naya tekhnika* [Transistor converter technology]. M., Tekhnosfera Publ., 2005. 632 pp. (in Russ.).
19. Goncharov A.Yu. *Osobennosti postroeniya matrichnykh sistem raspredelennogo elektropitaniya dlya AFAR* [Features of building matrix distributed power supply systems for active phased antenna arrays]. *Komponenty i tekhnologii*, 2016, no. 12, pp. 100–104 (in Russ.).
20. OOO AEDON. *Moduli pitaniya nizkoprofil'nye serii MNM: Tekhnicheskie usloviya* [Low-profile power modules of MNM series: Technical specifications]. Available at: <https://aedon.ru> (accessed: 10 February 2026) (in Russ.).
21. Analog Devices. LTC7149: 60V, 4A Synchronous Step-Down Regulator for Inverting Output Applications: Datasheet. 2022. Available at: <https://www.analog.com> (accessed: 9 February 2026).

22. Texas Instruments. TPS6282x: Step-Down Converter with 1% Device Accuracy: Datasheet. 2021. Available at: <https://www.ti.com> (accessed: 25 January 2026).

23. Texas Instruments. TPS62130A-Q1: Datasheet. 2021. Available at: <https://www.ti.com> (accessed: 25 January 2026).

Fedor A. Zotov

Master's Student, Dept. of Advanced Technologies
MIREA – Russian Technological University
78, Vernadsky Ave., Moscow, 119454, Russia
ORCID: 0009-0009-6476-963X
Phone: +7-915-236-37-97
Email: zotov.f.a@mirea.ru

Andrey A. Merkulov

Candidate of Engineering Sciences, Associate Professor,
Head of the Dept. of Advanced Technologies
MIREA – Russian Technological University
78, Vernadsky Ave., Moscow, 119454, Russia
Phone: +7 (499) 600-80-80, ext. 20762
Email: merkulov@mirea.ru

Aleksey A. Tsitovich

Director of the Microwave Device Design and Testing Center
MIREA – Russian Technological University
78, Vernadsky Ave., Moscow, 119454, Russia
Phone: +7 (499) 600-80-80 ext. 20774
Email: tsitovich@mirea.ru

Received: 01.05.2026.

Accepted: 13.08.2026.