

УДК 621.375.4

Шифр специальности ВАК: 2.2.14.

Д.В. Ходжиков, А.С. Коряковцев, А.А. Кокотов

Обзор схемных решений высокоскоростных драйверов ВИЛ на интегральных технологиях

Актуальность. Развитие телекоммуникационных систем и центров обработки данных требует непрерывного роста пропускной способности волоконно-оптических сетей, что делает критически важным совершенствование приемопередающих оптических модулей. **Цель исследования.** Проведение анализа схемотехнических и технологических решений в области проектирования высокоскоростных интегральных микросхем драйверов лазерных диодов вертикально излучающих лазеров. **Методы.** Проведены сравнительный анализ параметров микросхем, а также обобщение научно-технических публикаций в области проектирования драйверов. **Научная новизна.** Систематизирован переход интегральных технологий от соединений группы A^3V^5 к кремниевым технологиям (КМОП и SiGe БиКМОП), а также определены конструктивные особенности сопряжения выходных каскадов с вертикально излучающими лазерами. **Результаты.** Определены эффективные схемотехнические решения построения каскодных схем и предложены оптимальные подходы к проектированию драйверов в условиях импортозамещения. **Практическая значимость.** Представлен аналитический обзор схемотехнических решений высокоскоростных драйверов лазерных диодов, реализованных на базе современных интегральных технологий. Сформулированные выводы и рекомендации могут быть непосредственно использованы для создания конкурентоспособной электронной компонентной базы под российские высокоскоростные волоконно-оптические линии связи.

Ключевые слова: драйвер лазерного диода, СВЧ, ИС, оптический передатчик, ВОЛС, модуляция.

DOI: 10.21293/1818-0442-2026-29-1-82-91

Современный этап развития информационного общества характеризуется экспоненциальным ростом объемов трафика [1]. Каждый год трафик передаваемой информации растет в среднем на 20% [2]. Ввиду физических ограничений медных проводников при трансляции сигналов на большие расстояния приоритетным решением стала передача данных в оптическом диапазоне. Использование волоконно-оптических линий связи (ВОЛС) позволяет реализовать высокоскоростную передачу информации с минимальными потерями. Процесс модуляции в таких системах обеспечивает перенос информационного электрического сигнала в оптический спектр путем преобразования параметров электромагнитной волны (амплитуды, фазы или частоты) в соответствии с модулирующим воздействием. Использование терагерцовых несущих частот светового диапазона открывает доступ к сверхширокой полосе пропускания, что является фундаментальным преимуществом фотонных систем, позволяющим преодолеть ограничения по затуханию и полосе пропускания, характерные для традиционных электрических трактов [3–6]. Виды оптической модуляции приведены на рис. 1 и описаны ниже.

Метод прямой модуляции (On-Off Keying, OOK) основан на управлении уровнем тока накачки лазерного диода (ЛД) для переключения между режимами генерации и отсечки излучения. К наиболее распространенным типам ЛД, применяемым при проектировании ВОСП, относятся вертикально излучающие лазеры (ВИЛ или VCSEL) и лазеры с распределенной обратной связью (DFB) [4–6].

Излучение DFB-лазера является торцевым (распространяется параллельно подложке), а его ключевым преимуществом является высокая выходная

оптическая мощность, позволяющая транслировать данные на значительные расстояния. Однако вследствие повышенного энергопотребления, достигающего сотни мА, такие структуры требуют эффективного теплоотвода [7]. В свою очередь, ВИЛ обладают более высокой энергоэффективностью, меньшими габаритами и в ряде случаев не требуют активных систем охлаждения, так как ток потребления составляет до 10 мА [8]. Современные достижения в области ВИЛ-технологий позволили достичь скоростей передачи свыше 100 Гбит/с (при использовании модуляции РМ-4 и полосе пропускания 30 ГГц) [9].

В то же время исследования мембранных DFB-лазеров демонстрируют достижение рекордной полосы пропускания в 108 ГГц со скоростью передачи данных до 256 Гбит/с [10]. Недостатком ВИЛ по сравнению с DFB-лазерами является выходная оптическая мощность. Она обычно колеблется на уровне 5–10 мВт (7–10 дБм) по сравнению с DFB лазерами, уровень которых доходит до 100 мВт (20 дБм) и выше, так как излучение ВИЛ является многомодовым, что приводит к частотной дисперсии.

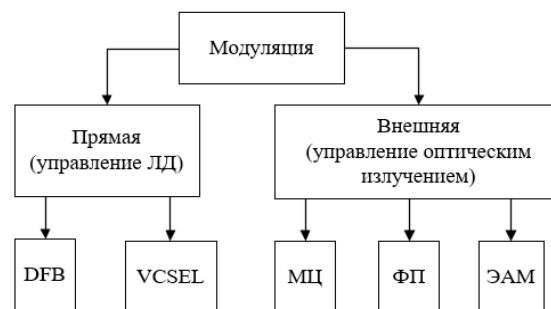


Рис. 1. Виды оптической модуляции

Два данных минуса ограничивают максимальную дальность ВОЛС. А плюсы состоят в том, что ВИЛ можно тестировать на пластине (не требуется предварительная резка), у него меньше потребление питания и геометрический размер.

В схемах с внешней модуляцией лазерный источник функционирует в непрерывном режиме, а формирование информационного сигнала осуществляется посредством внешнего активного устройства. Такой подход позволяет исключить возникновение переходных процессов в активной среде лазера (chip), что существенно повышает стабильность спектральных и энергетических характеристик излучения [1]. В современной фотонике выделяют три доминирующих типа модуляторов:

Интерферометр Маха-Цендера (МЦМ): обеспечивает модуляцию за счет управления фазовым сдвигом в плечах интерферометра посредством электрооптического эффекта Поккельса. МЦМ на базе ниобата лития LiNbO_3 являются «золотым стандартом» для магистральных линий, демонстрируя скорость передачи свыше 120 Гбит/с и обеспечивая общую скорость передачи данных в многоканальной системе до 1,2–1,6 Тбит/с в терагерцовых когерентных системах [11, 12].

Электроабсорбционный модулятор (ЭАМ): реализует управление интенсивностью за счет изменения коэффициента поглощения полупроводникового материала (эффект Франца-Келдыша или квантово-размерный эффект Штарка). ЭАМ отличаются компактностью и низким управляющим напряжением, что позволяет интегрировать их на одном кристалле с DFB-лазером (EML-лазеры). Современные EML-решения достигают скоростей 260 Гбит/с на одну длину волны [13].

Резонатор Фабри-Перо (ФП): использует эффект многолучевой интерференции внутри оптической полости для селективного управления амплитудой. Несмотря на высокую чувствительность к температурным флуктуациям, ФП-модуляторы на базе кремниевой фотоники находят применение в качестве узкополосных фильтров и компактных модуляторов для систем спектрального уплотнения (WDM) [1, 14].

Проектирование интегральных схем драйверов и модуляторов начинается с выбора технологического базиса. В классическом представлении стандартом для реализации радиочастотных и СВЧ-компонентов являются полупроводниковые соединения группы A^3B^5 (в частности, арсенид галлия GaAs), обладающие высокой подвижностью носителей заряда. Однако современный этап развития микроэлектроники характеризуется активным внедрением кремниевых технологий, таких как SiGe (кремний-германий) и КМОП (комплементарная структура металл-оксид-полупроводник). Технология SiGe биполярных транзисторов с гетеропереходом (HBT) позволяет сочетать высокие граничные частоты, характерные для соединений A^3B^5 , с преимуществами кремниевой интеграции. Это обеспечивает снижение стоимости производства и возможность реализации систем на

кристалле (SoC), объединяющих цифровые и аналоговые блоки [15]. Переход к более доступным кремниевым решениям стал логическим следствием развития полупроводниковой индустрии. Использование техпроцессов с проектными нормами менее 90 нм [16–18] позволяет существенно минимизировать габариты и увеличить скорость передачи данных [19]. Однако следует учитывать, что масштабирование транзисторов, способствуя росту граничных частот, одновременно ведет к снижению их коэффициента усиления, что обуславливает необходимость введения дополнительных каскадов усиления в структуру устройства.

В рамках данной работы исследуется ДЛД, предназначенный для реализации прямой модуляции ВИЛ.

Структурная схема ВОЛС, построенная на основе прямой модуляции, включает оптический передатчик и приемник (рис. 2) [3–6], сопряженные посредством оптического тракта. Одноканальный передающий модуль содержит ЛД, осуществляющий электрооптическое преобразование СВЧ-сигнала, и драйвер лазерного диода, преобразующий напряжение СВЧ-сигнала в ток ЛД. В состав приемного модуля входят фотодиод (ФД), осуществляющий обратное детектирование, и трансимпедансный усилитель (ТИУ) для преобразования фототока в напряжение.

Текущие разработки в области проектирования ДЛД ориентированы на увеличение пропускной способности и минимизацию фазового дрожания (джиттера) сигнала. Учитывая высокую температурную зависимость порогового тока лазера, в состав ДЛД могут интегрироваться системы термостабилизации на основе термоэлектрических охладителей или адаптивные алгоритмы управления питанием, поддерживающие заданные рабочие характеристики в широком температурном диапазоне. Но, как было описано выше, термостабилизация может не потребоваться при потреблении ВИЛ тока до 10 мА.

С конца 2000-х гг. наблюдается переход проектирования ИС ДЛД от использования полупроводниковых соединений группы A^3B^5 (в частности, GaAs) [21–24] к доминирующим на сегодняшний день КМОП (CMOS) [25–29] и SiGe БиКМОП (BiCMOS) [16, 30–32] процессам с топологическими нормами до 350 нм. Это обусловлено увеличением функциональной сложности схемотехнических решений, требующих реализации комплексных вариаций контроля и управления ДЛД.

Цель данной работы – поиск и обоснование оптимальных схемотехнических решений для проектирования ДЛД на отечественной технологической базе.

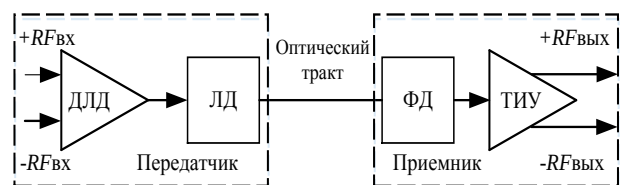


Рис. 2. Типовое представление оптической системы ВОЛС

Такие устройства необходимы для работы в составе российских высокоскоростных ВОЛС. Анализ существующих разработок показывает наличие систем со скоростями до 2,5 Гбит/с и полосой пропускания 2 ГГц компании АО «Центр ВОСПИ» [33]. Также зарегистрирована топология микросхемы (ТИМС) отечественного драйвера, рассчитанного на скорость 2,5 Гбит/с [34]. Дефицит электронной компонентной базы и готовых оптических модулей делает задачу проектирования и локализации производства специализированных микросхем крайне актуальной. В связи с этим первоочередной задачей становится детальное изучение основ построения высокоскоростных ДЛД.

Основные параметры ДЛД

Функционально ДЛД работает как широкополосный усилитель, формирующий высокочастотный модулирующий ток на выходе для накачки ЛД. Его ключевые характеристики как усилителя зависящие от частоты СВЧ-сигнала f , это коэффициент усиления, коэффициенты отражения, полоса пропускания, выходная мощность, коэффициент шума. Но так как нагрузкой ДЛД является ЛД (входное сопротивление ЛД может находиться в пределах 25–100 Ом), вводятся следующие параметры:

1. Максимальная/оптимальная скорость передачи C информации характеризует диапазон рабочих частот Δf , определяет быстродействие ДЛД, а также скорость передачи цифровых сигналов. Как правило, полоса пропускания ДЛД определяется по уровню –3 дБ.

$$C = \Delta f \cdot 0,5 \dots 0,7, \text{ бит/с.} \quad (1)$$

2. Неравномерность групповой временной задержки (ГВЗ) – основной фактор для целостности сигнала и глазковой диаграммы. Если сигналы на разных частотах проходят через драйвер с разной скоростью, возникает джиттер. В передовых разработках этот параметр минимизируется, чтобы избежать «закрывания» глазковой диаграммы при передаче данных,

так как даже отклонение в несколько пикосекунд на высоких скоростях может привести к резкому росту ошибок в оптическом канале. Основное описание джиттера приведено в стандарте IEEE 2414-2020 [35], а значения джиттера для высокоскоростных систем изучал стандарт 802.3 [36].

$$\tau(f) = \frac{1}{360} \frac{d\phi(f)}{df}, \text{ с.} \quad (2)$$

3. Диапазон модулирующего тока ΔI_{mod} задает границы динамического изменения мощности излучения. Современные драйверы разделяют ток на две составляющие: ток смещения I_{bias} , удерживающий лазер выше порога генерации, и ток модуляции I_{mod} , формирующий полезный сигнал, нагруженный на ЛД Z_{LD} .

$$I_{\text{mod}} = \frac{U_{\text{out}}}{Z_{LD}}. \quad (3)$$

4. Диапазон тока смещения ΔI_{bias} необходим для поддержания лазерного диода в режиме, близком к порогу генерации. Это позволяет минимизировать время задержки включения при переходе к логической «единице» и исключить нежелательные переходные процессы, связанные с насыщением активной среды. Протекание постоянной составляющей тока обеспечивает быструю реакцию оптического излучателя на модулирующее воздействие.

5. Потребляемая мощность зависит от выбранной интегральной технологии и предполагаемого тока модуляции. Типовое значение потребляемой мощности для систем связи со скоростью передачи данных порядка 2,5...10 Гбит/с составляет величину порядка $P_{DC} = 0,1 \dots 1,5$ Вт [21, 29].

Вид схем подключения ДЛД с ЛД

На рис. 3 приведены способы сопряжения ЛД с выходным каскадом ДЛД, выделенные автором из литературы [31].

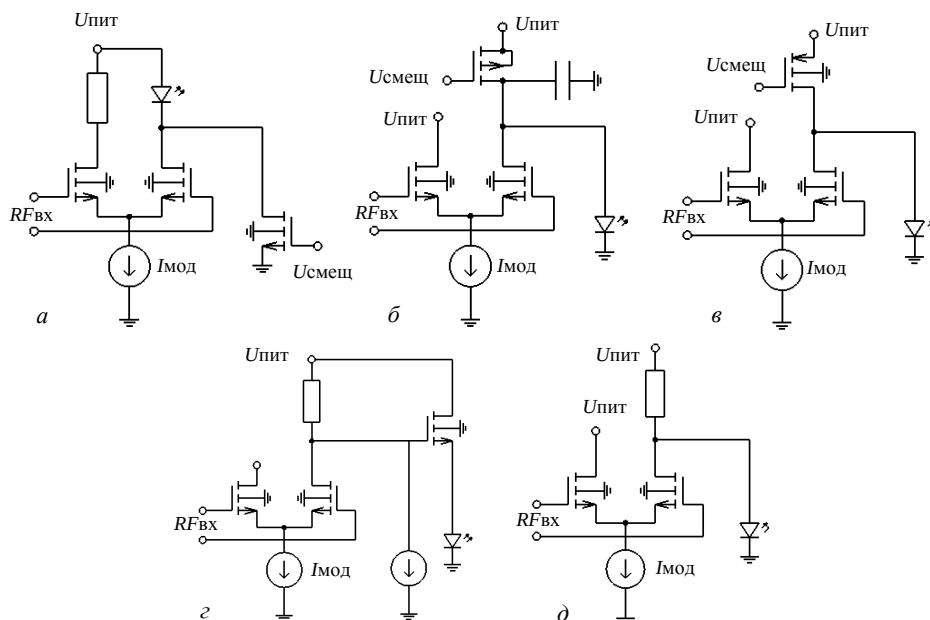


Рис. 3. Способы сопряжения выходного каскада ДЛД с ЛД

Как показано на рис. 3, а, управление ВЛД с общим анодом приводит к конструкции схемы полностью на транзисторах типа pmos. Для ВЛД с общим катодом ДЛД должен подавать постоянный и модуляционный ток в ВЛД. Существенным недостатком является необходимость протекания суммарного тока ДЛД через структуру ЛД. Это обуславливает жесткие требования к системе охлаждения излучателя и ограничивает предельно допустимые рабочие токи, если имеются ограничения к ЛД. На рис. 3, б–д показаны четыре различные топологии выходного каскада ДЛД. Использование pmos-транзистора, как на рис. 3, б, может значительно ухудшить полосу пропускания; во многих технологиях pmos-транзистор, смещенный десятками мА, будет иметь большую ширину и большую емкость стока. Метод на рис. 3, в часто невозможен, поскольку большинство современных процессов не имеют транзисторов типа $p-n-p$. Использование эмиттерного повторителя, аналогичного рис. 3, в, невозможно из-за требований к напряжению питания; прямое напряжение ВЛД может достигать 2,5 В, а схема на рис. 3, г работает только если напряжение питания выше выходного напряжения. Актуальным вариантом реализации драйвера в используемой технологии является схема на рис. 3, д, где резистор ($R_{\text{вых}}$) является источником тока в ВЛД.

Согласно результатам проведенного обзора [20, 21, 23–25, 28, 30], типовая архитектура ДЛД чаще всего базируется на трехкаскадной схеме усиления (рис. 4), а некоторые и на четырехкаскадной [26, 27].

Входной каскад (предусилитель) обеспечивает первичное усиление сигнала и согласование с входным интерфейсом. Буферный каскад выполняет роль согласующего звена между входным и выходным узлами; в нем могут быть реализованы цепи широкополосного согласования на основе активных индуктивностей или преобразователей сопротивления. Выходной каскад является мощным каскадом усиления, реализующим непосредственное управление током модуляции лазерного диода. Кроме того, в структуру ДЛД интегрируются вспомогательный блок управления током смещения [26–31], необходимый для установки рабочей точки ЛД, и система обратной связи (ОС) или автоматическая регулировка усиления (АРУ) для достижения определенной выходной мощности для формирования уровня тока модуляции [25, 27, 30–32]. Характерной особенностью современных СВЧ-драйверов является отсутствие разделительных (блокировочных) конденсаторов в сигнальном тракте, что обуславливает необходимость реализации непосредственной связи между каскадами и использования систем автосмещения транзисторов.

Согласно результатам анализа источников, применение каскодной топологии включения транзисторов вместо традиционной каскадной позволяет существенно улучшить выходные характеристики устройства (рис. 5) [18, 20, 25, 28, 31]. Каскодная схема, широко используемая в выходных каскадах ДЛД, обеспечивает повышенный коэффициент усиления за счет минимизации эффекта Миллера, что является критическим фактором для поддержания стабильности в СВЧ-диапазоне.

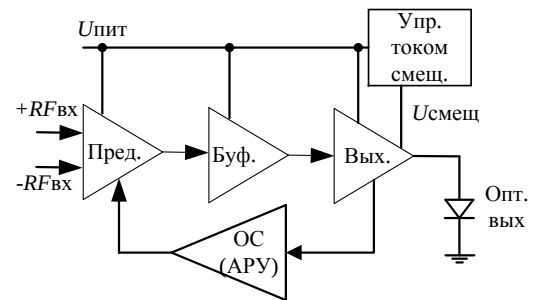


Рис. 4. Упрощенная структурная схема ДЛД

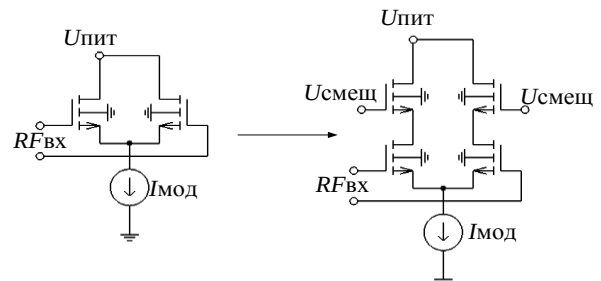


Рис. 5. Каскадное и каскодное включение транзисторов в выходном каскаде ДЛД

При этом применение корректирующих индуктивностей для согласования цепей может приводить к нежелательным фазовым искажениям и росту ГВЗ. Это негативно сказывается на переходных характеристиках, вызывая деформацию формы импульсов и деградацию параметров глазковой диаграммы.

Результаты сравнения ДЛД на технологиях GaAs, КМОП и SiGe

Для проведения сравнительного анализа в таблице представлены ключевые характеристики схемотехнических решений, реализованных на базе технологических процессов GaAs, КМОП и SiGe. Анализ данных показывает, что в большинстве конфигураций управления током модуляции и смещения осуществляется путем варьирования соответствующих управляющих напряжений. В выходных каскадах ДЛД преобладает каскодная схема подключения транзисторов, обеспечивающая повышение выходной мощности и расширение полосы пропускания. Применение дифференциальных схем в рассматриваемых решениях направлено на минимизацию шумовой составляющей и подавление помех.

Первичные исследования ДЛД на основе GaAs-технологий [21–24] проводились примерно до 2000 г. Технологический скачок и открытие новых технологий для доступа проектирования на техпроцессах КМОП и SiGe позволили проводить исследования ДЛД. Это связано с тем, что ИС на основе GaAs имеют больший размер, энергопотребление и, как правило, дороже при массовом производстве, по сравнению с кремниевыми технологиями. Технологии SiGe и КМОП позволили сократить размеры кристалла ДЛД путем большей компоновки элементов, уменьшить энергопотребление и удешевить конечную цену производства. В большинстве рассмотренных решений интерфейс сопряжения ЛД с ДЛД реализован по схеме, представленной на рис. 3, д.

Сравнение выходных данных ДЛД

№	Технология	C, Гбит/с	Вид подкл. ДЛД с ЛД	Вид модуляции	Размер, мм ²	P, Вт	Токи, мА I _b и I _m	Дополнительные функции
[16]	SiGe 32 нм	35	диф. 2 лазера	OOK	0,018*	-	— 9	Выбор из 3 режимов работы
[17]	КМОП 28 нм	30	рис. 3, б	OOK	0,001*	0,051	— 5	—
[18]	КМОП 80 нм	10 (40)	рис. 3, в	OOK 4 канала	0,05*	0,025	— 6	Управление током модуляции
[20]	КМОП 90 нм	12,5	рис. 3, г; рис. 3, д	OOK	0,02*	0,027	— 6	Управление токами модуляции и смещения
[21]	AlGaAs/GaAs	25	рис. 3, д	OOK	1	1,4	— 60	Управление током модуляции
[22]	GaAs 0,25 мкм	10	рис. 3, в	OOK	2,7	1,2	100 120	Управление токами модуляции и смещения, ограничитель мощности
[23]	AlGaAs/GaAs 0,3 мкм	18	рис. 3, в	OOK	-	-	— —	Управление токами модуляции и смещения
[24]	AlGaAs/GaAs 0,3 мкм	15	рис. 3, а	OOK	1	0,45	— 45	Управление токами модуляции и смещения
[25]	КМОП 0,18 мкм	12,5	рис. 3, г	OOK	0,21	0,14	1,5 10	Управление током модуляции
[26]	КМОП 0,18 мкм	10	диф. подкл. лазера	OOK	0,39	0,14	20 35	АРУ, управление токами модуляции и смещения
[27]	КМОП 0,18 мкм	10	рис. 3, а	OOK	0,13	0,1	10 16	АРУ, управление токами модуляции и смещения
[28]	КМОП 90 нм	12,5 (25)	рис. 3, г	OOK PAM-4	0,24	0,09	— 9	Выравнивание АЧХ, управление токами модуляции и смещения
[29]	КМОП 0,13 мкм	10	диф. 2 лазера	OOK	0,15	0,09	18 8	Управление током модуляции, система мониторинга
[30]	SiGe	10	рис. 3, д	OOK	-	-	10 20	АРУ, управление токами модуляции и смещения
[31]	SiGe 0,25 мкм	40	рис. 3, д	OOK	0,28	0,13	2 8	Управление током модуляции
[32]	SiGe 0,35 мкм	10	рис. 3, д	OOK	-	0,13	— —	АРУ, управление токами модуляции и смещения

* Без учета контактных площадок и линий передач к ним.

Интегральные схемы ДЛД на основе КМОП-технологии являются актуальными [25–29] для создания одноканальных систем со скоростями 10 Гбит/с, благодаря масштабированию систем, можно строить системы более 100 Гбит/с [27]. Основной плюс в отличие от ДЛД на основе GaAs-многократное уменьшение потребляемой мощности и размера ИС. Схема подключения ЛД с ДЛД в основном встречалась как на рис. 3, д, б, в, так как реализована плавная регулировка токов модуляции и смещения.

На сегодняшний день SiGe считается самым популярным техпроцессом при производстве ДЛД [16, 30–32]. Схемы ДЛД на основе SiGe БиКМОП технологий обладают наилучшими характеристиками, большей полосой пропускания благодаря возможности применения СВЧ-гетеробиполярных транзисторов с очень хорошими частотными и шумовыми свойствами. Проблемой производства отечественного ДЛД на SiGe является отсутствие данной технологии в России. В большинстве рассмотренных решений интерфейс сопряжения ЛД с ДЛД реализован по схеме, представленной на рис. 3, д.

Анализ исследований проектирования ДЛД ВИЛ за последние пять лет демонстрирует переход к более современным топологическим нормам. От технологий КМОП 65–40 нм [37–39] и техпроцессов BiCMOS [40–42] в пользу более передовых техпроцессов. Наиболее перспективными направлениями сегодня выступают 28-нм КМОП [43], 22-нм FDSOI/SOI [44, 45], а также FinFET 12 нм [46], 10 нм [47] и 5 нм [48]. Уменьшение топологической нормы техпроцесса позволяет снизить паразитные емкости затворов, увеличить крутизну и существенно поднять граничную частоту работы транзисторов. Это дает возможность реализации топологий ДЛД ВИЛ без использования корректирующих индуктивностей [49], что позволяет уменьшить размер микросхем, а также использование более сложных схем модуляции типа PAM-4 и др. [50, 51] одновременно с реализацией эквалайзера на одном кристалле. В результате проведенные исследования ДЛД обеспечивают стабильный рост скоростей оптических передатчиков от 50–64 и 100–112 Гбит/с [51, 52] до рекордных 200–224 Гбит/с на один канал [47, 53].

Заключение

Проведен анализ способов проектирования ИС ДЛД с использованием технологий GaAs, КМОП и SiGe БиКМОП. Исходя из вышеописанного, определены цели для дальнейшего проектирования ДЛД.

Использование технологий на основе GaAs сохраняет свою актуальность в отечественной практике проектирования СВЧ-устройств. Реализация ДЛД на базе GaAs технически допустима, однако выходные параметры по мощности и току модуляции в ряде случаев оказываются избыточными относительно заданных требований. Кроме того, использование данной технологической базы ведет к увеличению площади кристалла при добавлении дополнительных модулей управления и обратной связи. Применение КМОП-процессов и SiGe-технологий является более предпочтительным с точки зрения оптимума, однако доступность отечественных SiGe-процессов на текущий момент остается ограниченной. Решением является использование КМОП-технологий компании АО «Микрон» с топологическими нормами в 180 и 90 нм.

Принцип сопряжения ДЛД с ЛД реализуется посредством прямой подачи тока смещения и модулирующего сигнала на ЛД с кристалла микросхемы через разварочные проволоочки. Наиболее предпочтительной является конфигурация, представленная на рис. 3, д.

1. Так как ДЛД – это широкополосный усилитель и работает от частот, близких к нулю. Требуется исключение разделительных конденсаторов, используемых для подачи напряжений смещений и развязки в тракте. Системы автосмещения позволяют построить ДЛД без конденсаторов в СВЧ-тракте.

2. ДЛД с варьруемыми рабочими точками, токами смещения и модуляции позволит сделать его универсальным для различных ВПЛ. В структуру ДЛД необходимо предусмотреть блоки управления токами смещения и модуляции. Регулирование токов модуляции и смещения осуществляется транзисторами в режиме управляемого активного сопротивления.

3. Несмотря на существование одноканальных несимметричных конфигураций, наиболее эффективным для обеспечения высокой помехозащищенности и качества сигнала является использование дифференциальной архитектуры ДЛД.

4. Для обеспечения широкополосного согласования необходимо применять схемотехнические решения с распределенными параметрами. Использование катушек индуктивностей с большой добротностью в СВЧ-диапазоне может привести к возникновению нежелательных резонансных частот в рабочей полосе, а также к значительным потерям. Альтернативным решением является минимизация номиналов катушек индуктивностей или их замена на отрезки линий передачи, что позволяет имитировать индуктивные свойства.

5. Для обеспечения стабильности выходных характеристик в перспективных разработках целесообразны интеграция системы АРУ либо применение

архитектуры с управляемым источником тока модуляции, способным динамически адаптироваться к изменениям входной мощности.

Данное исследование проведено для будущего проектирования топологии ИС высокоскоростного ДЛД на основе отечественных технологий.

Работа выполнялась в рамках государственного задания при финансовой поддержке Министерства образования и науки РФ (уникальный идентификатор FEWM-2025-0004).

Литература

1. Internet traffic [Электронный ресурс]. – URL: <https://www.itu.int/itu-d/reports/statistics/2024/11/10/ff24-internet-traffic/>, свободный (дата обращения: 23.02.2026).
2. The 2025 Cloudflare Radar Year in Review: The rise of AI, post-quantum, and record-breaking DDoS attacks. [Электронный ресурс]. – URL: <https://blog.cloudflare.com/radar-2025-year-in-review/>, свободный (дата обращения: 23.02.2026).
3. Петров В.М. СВЧ-интегрально-оптические модуляторы. Теория и практика / В.М. Петров, А.В. Шамрай. – СПб.: Университет ИТМО, 2021. – 225 с.
4. Gao J. Optoelectronic integrated circuit design and device modeling. – Beijing: Higher Education Press, 2011. – 292 p.
5. Keiser G. Fiber Optic Communications. – Singapore: Springer, 2021. – 654 p.
6. Razavi B. Design of integrated circuits for optical communications. – 2nd ed. – Hoboken: Wiley, 2012. – 444 p.
7. Enhanced Modulation Bandwidth by Delayed Push-Pull Modulated DFB Lasers / J. Chi, X. Li, C. Niu, J. Zhao // Micromachines. – 2023. – Vol. 14. – P. 633. DOI: 10.3390/mi14030633.
8. Amann M.C. Long wavelength VCSELs // OFC/NFOEC Technical Digest. Optical Fiber Communication Conference. – Anaheim Convention Center, Anaheim, California: IEEE, 2005. DOI: 10.1109/OFC.2005.192970.
9. Temperature-Stabilized 850 nm High-Speed VCSEL With Modulation Bandwidth Over 30 GHz / Z. Qiu et al. // IEEE Photonics Technology Letters. – 2025. – Vol. 37, No. 5. – P. 1417–1420.
10. Directly Modulated Membrane Lasers with 108 GHz Bandwidth on a High-thermal-conductivity Silicon Carbide Substrate / S. Yamaoka, N.-P. Diamantopoulos, H. Nishi, R. Nakao, T. Fujii, K. Takeda, T. Hiraki, T. Tsurugaya, S. Kanazawa, H. Tanobe, T. Kakitsuka, T. Tsuchizawa, F. Koyama, S. Matsuo // Nature Photonics. – 2020. – Vol. 15. – P. 28–35.
11. Silicon-organic hybrid (SOH) modulators for intensity-modulation / H. Zwickel et al. // Optics Express. – 2017. Vol. 25. – P. 23784–23800.
12. 800 Gbit/s transmission over 1 km single-mode fiber using a four-channel silicon photonic transmitter / H. Zhang et al. // Photonics Research. – 2020. – Vol. 8 – P. 1776–1782.
13. Zhang J. Demonstration of 260-Gb/s single-lane EML-based PS-PAM-8 IM/DD for datacenter interconnects / J. Zhang, J. Yu, L. Zhao, K. Wang, J. Shi, X. Li, M. Kong, W. Zhou, X. Pan, B. Liu, X. Xin, L. Zhang, Y. Zhang // Optical Fiber Communication Conference (OFC). – San Diego, California, United States, 2019. DOI: 10.1364/OFC.2019.W4I.4.
14. Micrometre-scale silicon electro-optic modulator / Q. Xu, B. Schmidt, S. Pradhan, M. Lipson // Nature. – 2005. – Vol. 435. – P. 325–327.
15. Ahmed F. SiGe-Based Broadband Integrated Circuits and Systems for Millimeter-Wave & THz Radar Applications Dissertation – Institute for Communications Engineering and RF-Systems, Johannes Kepler University, Linz, 2018. – 224 p.

16. Proesel J.E. 35-Gb/s VCSEL-Based optical link using 32-nm SOI CMOS circuits / J.E. Proesel, B.G. Lee, C.W. Baks, C.L. Schow // Optical Fiber Communication Conference and Exposition and the National Fiber Optic Engineers Conference (OFC/NFOEC). – Anaheim, California, United States: Optica Publishing Group, 2013. – P. 1–3. DOI: 10.1364/OFC.2013.OM2H.2.
17. L. Szilagyi 30 Gbit/s 1.7 pJ/bit common-cathode tunable 850-nm-VCSEL driver in 28 nm digital CMOS / L. Szilagyi, G. Belfiore, R. Henker and F. Ellinger // IEEE Optical Interconnects Conference (OI). Santa Fe, NM, USA: IEEE, 2017. – P. 51–52.
18. Kromer C. A 100mW 4/spl times/10Gb/s transceiver in 80nm CMOS for high-density optical interconnects / C. Kromer et al. // IEEE International Digest of Technical Papers. Solid-State Circuits Conference. – San Francisco, California, United States: IEEE, 2005. DOI: 10.1109/ISSCC.2005.1494005.
19. Young I.A. Optical I/O Technology for Tera-Scale Computing // IEEE Journal of Solid-State Circuits. – 2010. – Vol. 45, No. 1. – P. 235–248.
20. Design of low-power fast VCSEL drivers for high-density links in 90-nm SOI CMOS / G. Sialm, C. Kromer, F. Ellinger, T. Morf, D. Erni, H. Jackel // IEEE Transactions on Microwave Theory and Techniques. – 2006. – Vol. 54, No. 1. – P. 65–73.
21. Modulator driver and photoreceiver for 20 Gb/s optic-fiber links / Z. Lao, A. Thiede, U. Nowotny et al. // Journal of Lightwave Technology. – 1998. – Vol. 16, No. 8. – P. 1491–1497.
22. Ransijn H. A 10 Gb/s, 120/60 mA laser/modulator driver IC with dual-mode actively matched output buffer / H. Ransijn, G. Salvador, D. Daugherty, K. Gaynor // GaAs IC Symposium: IEEE Gallium Arsenide Integrated Circuits Symposium: 22nd Annual Technical Digest. – Seattle, United States: IEEE, 2000. – P. 201–204.
23. Berroth M. 10–20 Gbit/s GaAs/AlGaAs HEMT ICs for high speed data links / M. Berroth et al. // GaAs IC Symposium Technical Digest. – Miami Beach, Florida, United States: IEEE, 1992. – P. 291–294.
24. 15 Gbit/s integrated laser diode driver using 0.3 μ m gate length quantum well transistors / Z.G. Wang, M. Berroth, U. Nowotny et al. // Electronics Letters. – 1992. – Vol. 28, No. 3. – P. 222–224.
25. Dawei Z. Design of a 10 Gb/s Laser Diode Voltage Driver in 0.18 μ m CMOS technology / Z. Dawei, C. Yingmei, T. Ling, Z. Li // 2012 IEEE MTT-S International Microwave Workshop Series on Millimeter Wave Wireless Technology and Applications. – Nanjing, China: IEEE, 2012. – P. 1–4.
26. Lin Y. A 10Gb/s Burst-Mode Laser Diode Driver for IEEE 802.3av 10G-EPON Applications / Y. Lin, E. Zhu, G. Gu // 2010 Second International Conference on Future Networks. – Sanya, China: IEEE, 2010. – P. 256–260.
27. Wenyuan L. Design of 12-channel 120Gb/s laser diode driver array in 0.18 μ m CMOS technology / L. Wenyuan, C. Sun, Q. Zhao, W. Xiong // 2014 International Conference on Advanced Technologies for Communications (ATC 2014). – Hanoi, Vietnam: IEEE, 2014. – P. 27–31.
28. Wu T.Y. Design of a 25-Gb/s PAM-4 VCSEL Diode Driver with an Equalizer in 90-nm CMOS Technology / T.Y. Wu, J.-J. Jou, T.-T. Shih et al. // 2019 IEEE International Symposium on Circuits and Systems (ISCAS). – Sapporo, Japan: IEEE, 2019. – P. 1–4.
29. Rabii S. An integrated VCSEL driver for 10Gb ethernet in 0.13/ μ m CMOS / S. Rabii et al. // 2006 IEEE International Solid State Circuits Conference: Digest of Technical Papers. – San Francisco, USA: IEEE, 2006. – P. 930–939.
30. Ciubotaru A.A. An integrated direct-coupled 10-Gb/s driver for common-cathode VCSELs / A.A. Ciubotaru, J.S. Garcia // IEEE Journal of Solid-State Circuits. – 2004. – Vol. 39, No. 3. – P. 426–433.
31. Sedighi, B. 40 Gb/s VCSEL Driver IC with a New Output Current and Pre-Emphasis Adjustment Method / B. Sedighi, J.C. Scheytt // IEEE/MTT-S International Microwave Symposium Digest, – Montreal, Canada: IEEE, 2012. DOI: 10.1109/MWSYM.2012.6259501.
32. Annen R. Low power and low noise VCSEL driver chip for 10 Gbps applications / R. Annen, S. Eitel // The 17th Annual Meeting of the IEEE Lasers and Electro-Optics Society (LEOS 2004). – Rio Grande, Brazil: IEEE, 2004. – Vol. 1. – P. 312–313.
33. Оптоэлектронные модули [Электронный ресурс]. – URL: <https://www.centervospi.ru/index.php/produktsiya/optoelektronnye-moduli/>, свободный (дата обращения: 23.02.2026).
34. Св-во о гос. регистрации топологии микросхемы № 2018630125. Топология драйвера лазерного диода 1288мм015 / Н.М. Горшкова, Т.В. Солохина, Д.В. Скок и др. Заявка № 2018630097. Дата поступления 14 июня 2018 г. Зарегистрировано в Реестре ТИМС 6 августа 2018 г.
35. IEEE Standard for Jitter and Phase Noise. – IEEE Std 2414-2020, 2021. – 42 p.
36. IEEE Standard for Ethernet [Электронный ресурс]. – URL: https://standards.ieee.org/ieee/802.3/10422_свободный (дата обращения: 23.02.2026).
37. Inoue T. A 28-Gb/s VCSEL Driver with Variable Output Impedance in 65-nm CMOS / T. Inoue, A. Tsuchiya, K. Kishine, D. Ito, Y. Takahashi and M. Nakamura // 2022 IEEE 65th International Midwest Symposium on Circuits and Systems (MWSCAS). – Fukuoka, Japan: IEEE, 2022. DOI: 10.1109/MWSCAS54063.2022.9859338.
38. Yang J. A 50-Gb/s 1.35-pJ/b PAM-4 VCSEL Transmitter With Three-Tap Asymmetric FFE and Current-Reuse Technique in 40-nm CMOS / J. Yang et al. // IEEE Transactions on Microwave Theory and Techniques. – 2025. – Vol. 73, No. 7. – P. 3855–3864.
39. Mahran S. 20 Gb/s Dual-Mode SST VCSEL Driver / S. Mahran, O. Liboiron-Ladouceur and G. Cowan // 2021 IEEE International Midwest Symposium on Circuits and Systems (MWSCAS). – Lansing, MI, USA: IEEE, 2021. – P. 428–431.
40. Mowlavi S. A Review of IC Drivers for VCSELs in Datacom Applications / S. Mowlavi et al. // IEEE Transactions on Very Large Scale Integration (VLSI) Systems. – 2024. – Vol. 32, No. 1. – P. 42–54.
41. Giuglea A. A 37-Gb/s monolithically integrated electro-optical transmitter in a silicon photonics 250-nm BiCMOS process / A. Giuglea, G. Belfiore, M.M. Khafaji, R. Henker, F. Ellinger // Journal of Lightwave Technology. – 2022. – Vol. 40, No. 7. – P. 2080–2086.
42. Giuglea A. A High-Speed 130-nm SiGe BiCMOS Integrated Duobinary Driver for Data Rate Capacity Enhancement in VCSEL-Based Optical Links / A. Giuglea, G. Belfiore, F. Protze, R. Henker, F. Ellinger // IEEE Access. – 2024. – Vol. 12. – P. 28343–28352.
43. Min Y. A 56-Gb/s, 6.3-pJ/bit PAM-4 DFB Laser Driver Incorporating Asymmetric Equalization and Integrated CDR in 28 nm CMOS / Y. Min et al. // IEEE Transactions on Very Large Scale Integration (VLSI) Systems. – 2025. – Vol. 33, No. 10. – P. 2749–2760.
44. Hecht U. True Voltage-Mode NRZ VCSEL Transmitter enabling 60 Gbit/s at 0.37 pJ/bit in 22 nm FDSOI // ESSCIRC 2023. – IEEE 49th European Solid State Circuits Conference (ESSCIRC). – Lisbon, Portugal: IEEE, 2023. – P. 365–368.

45. Hecht U. A DAC-based Transmitter with VCSEL Bias-Current Generation enabling 180 Gbit/s PAM-8 Electrical and 100 Gbit/s PAM-4 VCSEL-based Transmission in 22nm SOI / U. Hecht, P. Scholz, P. Kurth, F. Buballa, H. Ordouei, F. Gerfers // 2025 IEEE Custom Integrated Circuits Conference (CICC). – Boston, MA, USA: IEEE, 2025. – P. 1–3.

46. Kashani M.H. A Low-Power High-BW PAM4 VCSEL Driver With Three-Tap FFE in 12-nm CMOS FinFET Process / M.H. Kashani, H. Shakiba, and A. Sheikholeslami // IEEE Journal of Solid-State Circuits. – 2024. – Vol. 59, No. 7. – P. 1995–2004.

47. Kim J. A 224-Gb/s DAC-Based PAM-4 Quarter-Rate Transmitter With 8-Tap FFE in 10-nm FinFET // IEEE Journal of Solid-State Circuits. – 2022. – Vol. 57, No. 1. – P. 6–20.

48. Wei H. An Eight-Lane 800-Gb/s Transceiver for PAM-4 Optical Direct-Detection Applications in 5-nm FinFET Process / H. Wei, Y. Lu, L. Zhang et al. // IEEE Journal of Solid-State Circuits. – 2025. – Vol. 60, No. 2. – P. 415–427.

49. Oshika J. Compact Inductor-less CMOS PAM4 VCSEL Driver for High-speed Optical Communications / J. Oshika, S. Ishida, D. Ito, M. Nakamura // 2024 21st International SoC Design Conference (ISOCC). – Sapporo, Japan: IEEE, 2024. – P. 21–22.

50. Mondal S. 18.2 A 4×64Gb/s NRZ 1.3pJ/b Co-Packaged and Fiber-Terminated 4-Ch VCSEL-Based Optical Transmitter / S. Mondal // 2024 IEEE International Solid-State Circuits Conference (ISSCC). – San Francisco, CA, USA: IEEE, 2024. – P. 340–342.

51. Luo Z. 850nm VCSEL for 112Gbps NRZ and 200Gbps PAM4 optical interconnects / Z. Luo, H. Hu, H. Wei et al. // Proceedings of SPIE. – San Francisco, California, United States, 2026. DOI: 10.1117/12.3080681.

52. Krishnamurthy S. A 0.9pJ/b 108Gb/s PAM-4 VCSEL-Based Direct-Drive Optical Engine / S. Krishnamurthy, S. Mondal, J. Qiu, T. Acikalin, S. Bose, S. Yamada, J. Jaussi, M. Mansuri // 2025 IEEE International Solid-State Circuits Conference (ISSCC). – San Francisco, California, USA: IEEE, 2025. – P. 592–594.

53. Kanakis G. 200G VCSEL Development and Proposal of Using Near-Packaged Optics for AI Scale-Up Networks / G. Kanakis et al. // Photonics. – 2026. – Vol. 13, No. 1. – P. 90–104.

Ходжиков Диас Владимирович

Аспирант каф. компьютерных систем в управлении и проектировании (КСУП), м.н.с. лаб. ЛПРИСиСНК Томского государственного ун-та систем управления и радиоэлектроники (ТУСУР) Ленина пр-т, 40, г. Томск, Россия, 634050
ORCID: 0009-0005-8745-7090
Тел.: +7-963-196-42-25
Эл. почта: dias.khodzhikov@tusur.ru

Коряковцев Артём Сергеевич

Канд. техн. наук, с.н.с. лаб. ЛПРИСиСНК ТУСУРА Ленина пр-т, 40, г. Томск, Россия, 634050
ORCID: 0000-0001-6075-390X
Тел.: +7-913-872-57-87
Эл. почта: artem.s.koriakovtsev@tusur.ru

Коколов Андрей Александрович

Канд. техн. наук, зав. лаб. ЛПРИСиСНК ТУСУРА Ленина пр-т, 40, г. Томск, Россия, 634050
ORCID: 0000-0002-8910-4329
Тел.: +7-923-405-93-59
Эл. почта: andrei.a.kokolov@tusur.ru

Поступила в редакцию: 14.04.2026.
Принята к публикации: 25.05.2026.

Khojnikov D.V., Koryakovtsev A.S., Kokolov A.A. Review of circuit designs for high-speed VCSEL drivers based on integrated technologies

Relevance. The development of telecommunication systems and data centers require higher bandwidth from fiber-optic networks, which makes the improvement of transceiver optical modules critically important. **Purpose of the study** is to analyze circuit design and technological solutions in the field of high-speed integrated circuits for vertical-cavity surface-emitting laser (VCSEL) diode drivers. **Methods.** Comparing integrated circuit parameters and synthesizing scientific publications on driver design. **Novelty.** The study systematizes the technological transition from A³-B⁵ compound semiconductors to silicon processes (CMOS and SiGe BiCMOS) and identifies specific design features for interfacing output stages with vertical-cavity surface-emitting lasers. **Results.** The work defines efficient cascode circuit configurations and proposes optimal approaches to driver design under import substitution. **Practical significance.** The paper reviews circuit designs for high-speed laser diode drivers implemented using modern integrated technologies. The formulated conclusions and recommendations can be directly used to create a competitive electronic component base for Russian high-speed fiber-optic communication lines.

Keywords: laser diode driver, microwave, IC, optical transmitter, fiber-optic communication lines, modulation.

Funding. The work was carried out within the state assignment of the Ministry of Education and Science of Russia FEWM-2025-0004.

DOI: 10.21293/1818-0442-2026-29-1-82-91

References

1. Internet traffic. 2024. Available at: <http://itu.int> (accessed: 23 February 2026).
2. The 2025 Cloudflare Radar Year in Review: The rise of AI, post-quantum, and record-breaking DDoS attacks. 2025. Available at: <http://cloudflare.com> (accessed: 23 February 2026).
3. Petrov V.M., Shamray A.V. *Mikrovolnovye integral'nye opticheskie modulyatory: teoriya i praktika* [Microwave Integrated Optical Modulators: Theory and Practice]. Saint Petersburg, ITMO University Publ., 2021 (in Russ.).
4. Gao J. Optoelectronic integrated circuit design and device modeling. Beijing, Higher Education Press, 2011, 292 p.
5. Keiser G. Fiber Optic Communications. Singapore, Springer, 2021, 654 p.
6. Razavi B. Design of integrated circuits for optical communications. 2nd ed. Hoboken, Wiley, 2012, 444 p.
7. Chi J., Li X., Niu C., Zhao J. Enhanced Modulation Bandwidth by Delayed Push-Pull Modulated DFB Lasers. *Micromachines*, 2023, vol. 14, no. 1, p. 115.
8. Amann M.C. Long wavelength VCSELs. Proc. of the OFC/NFOEC Technical Digest. Optical Fiber Communication Conference, Anaheim Convention Center, Anaheim, California: IEEE, 2005. DOI: 10.1109/OFC.2005.192970.
9. Qiu Z. et al. Temperature-Stabilized 850 nm High-Speed VCSEL With Modulation Bandwidth Over 30 GHz. *IEEE Photonics Technology Letters*, 2025, vol. 37, no. 24, pp. 1417–1420.
10. Yamaoka S., Diamantopoulos N.-P., Nishi H., Nakao R., Fujii T., Takeda K., Hiraki T., Tsurugaya T., Kanazawa S., Tanobe H., Kakitsuka T., Tsuchizawa T., Koyama F., Matsuo S.

Directly Modulated Membrane Lasers with 108 GHz Bandwidth on a High-thermal-conductivity Silicon Carbide Substrate. *Nature Photonics*, 2020, vol. 15, pp. 28–35.

11. Zwickel H. et al. Silicon-organic hybrid (SOH) modulators for intensity-modulation / direct-detection links with line rates of up to 120 Gbit/s. *Optics Express*, 2017, vol. 25, pp. 23784–23800.

12. Zhang H. et al. 800 Gbit/s transmission over 1 km single-mode fiber using a four-channel silicon photonic transmitter. *Photonics Research*, 2020, vol. 8, pp. 1776–1782.

13. Zhang J. et al. Demonstration of 260-Gb/s single-lane EML-based PS-PAM-8 IM/DD for datacenter interconnects. Proc. of the Optical Fiber Communication Conference (OFC), San Diego, California, United States, IEEE, 2019. DOI: 10.1364/OFC.2019.W4I.4

14. Xu Q., Schmidt B., Pradhan S., Lipson M. Micrometre-scale silicon electro-optic modulator. *Nature*, 2005, vol. 435, pp. 325–327.

15. Ahmed F. SiGe-Based Broadband Integrated Circuits and Systems for Millimeter-Wave & THz Radar Applications. Cand. Diss. Thesis. Linz, Johannes Kepler University, 2018.

16. Proesel J.E., Lee B.G., Baks C.W., Schow C.L. 35-Gb/s VCSEL-Based optical link using 32-nm SOI CMOS circuits. Proc. of the OFC/NFOEC, Anaheim, CA, USA, Optica Publishing Group, 2013, pp. 1–3.

17. Szilagyi L., Belfiore G., Henker R., Ellinger F. 30 Gbit/s 1.7 pJ/bit common-cathode tunable 850-nm-VCSEL driver in 28 nm digital CMOS. Proc. of the IEEE Optical Interconnects Conference (OI), Santa Fe, NM, USA, IEEE, 2017, pp. 51–52.

18. Kromer C. et al. A 100mW 4x10Gb/s transceiver in 80nm CMOS for high-density optical interconnects. IEEE International Digest of Technical Papers. Solid-State Circuits Conference, San Francisco, California, United States, IEEE, 2005. DOI: 10.1109/ISSCC.2005.1494005.

19. Young I.A. et al. Optical I/O Technology for Tera-Scale Computing. *IEEE Journal of Solid-State Circuits*, 2010, vol. 45, no. 1, pp. 235–248.

20. Sialm G., Kromer C., Ellinger F., Morf T., Erni D., Jackel H. Design of low-power fast VCSEL drivers for high-density links in 90-nm SOI CMOS. *IEEE Transactions on Microwave Theory and Techniques*, 2006, vol. 54, no. 1, pp. 65–73.

21. Lao Z., Thiede A., Nowotny U. et al. Modulator driver and photoreceiver for 20 Gb/s optic-fiber links. *Journal of Lightwave Technology*, 1998, vol. 16, no. 8, pp. 1491–1497.

22. Ransijn H., Salvador G., Daugherty D., Gaynor K. A 10 Gb/s, 120/60 mA laser/modulator driver IC with dual-mode actively matched output buffer. Proc. of the GaAs IC Symposium Technical Digest, Seattle, United States, IEEE, 2000, pp. 201–204.

23. Berroth M. et al. 10-20 Gbit/s GaAs/AlGaAs HEMT ICs for high speed data links. Proc. of the GaAs IC Symposium Technical Digest, Miami Beach, Florida, United States, IEEE, 1992, pp. 291–294.

24. Wang Z.-G., Berroth M., Nowotny U. et al. 15 Gbit/s integrated laser diode driver using 0.3 μm gate length quantum well transistors. *Electronics Letters*, 1992, vol. 28, no. 3, pp. 222–224.

25. Dawei Z., Yingmei C., Ling T., Li Z. Design of a 10 Gb/s Laser Diode Voltage Driver in 0.18 μm CMOS technology. Proc. of the IEEE MTT-S International Microwave Workshop Series, Nanjing, China, IEEE, 2012, pp. 1–4.

26. Lin Y., Zhu E., Gu G. A 10Gb/s Burst-Mode Laser Diode Driver for IEEE 802.3av 10G-EPON Applications. Proc. of the Second International Conference on Future Networks, Sanya, China, IEEE, 2010, pp. 256–260.

27. Wenyuan L., Sun C., Zhao Q., Xiong W. Design of 12-channel 120Gb/s laser diode driver array in 0.18 μm CMOS technology. Proc. of the International Conference on Advanced Technologies for Communications (ATC 2014), Hanoi, Vietnam, IEEE, 2014, pp. 27–31.

28. Wu T.-Y., Jou J.-J., Shih T.-T. et al. Design of a 25-Gb/s PAM-4 VCSEL Diode Driver with an Equalizer in 90-nm CMOS Technology. Proc. of the IEEE International Symposium on Circuits and Systems (ISCAS), Sapporo, Japan, IEEE, 2019.

29. Rabii S. et al. An integrated VCSEL driver for 10 Gb ethernet in 0.13/ μm CMOS. Proc. of the IEEE International Solid State Circuits Conference, San Francisco, USA, IEEE, 2006, pp. 930–939.

30. Ciubotaru A.A., Garcia J.S. An integrated direct-coupled 10-Gb/s driver for common-cathode VCSELs. *IEEE Journal of Solid-State Circuits*, 2004, vol. 39, no. 3, pp. 426–433.

31. Sedighi B., Scheytt J.C. 40 Gb/s VCSEL Driver IC with a New Output Current and Pre-Emphasis Adjustment Method. Proc. of the IEEE/MTT-S International Microwave Symposium Digest, Montreal, Canada, IEEE, 2012.

32. Annen R., Eitel S. Low power and low noise VCSEL driver chip for 10 Gbps applications. Proc. of the 17th Annual Meeting of the IEEE Lasers and Electro-Optics Society (LEOS 2004), Rio Grande, Brazil, IEEE, 2004, vol. 1, pp. 312–313.

33. *Optoelektronnyye moduli* [Optoelectronic modules]. Available at: centervospi.ru (accessed: 23 February 2026) (in Russ.).

34. Gorshkova N.M., Solokhina T.V., Skok D.V. et al. *Topologiya integral'noy mikroskhemy drayvera lazernykh diodov 1288mm015* [Topology of the laser diode driver 1288mm015]. Russian Federation Certificate for Registration of Integrated Circuit Topology, no. 2018630125, 2018 (in Russ.).

35. IEEE Standard for Jitter and Phase Noise. IEEE Std 2414-2020, 2021, 42 p.

36. IEEE Standard for Ethernet. IEEE Std 802.3-2022. Available at: <http://ieee.org> (accessed: 23 February 2026).

37. Inoue T., Tsuchiya A., Kishine K., Ito D., Takahashi Y., Nakamura M. A 28-Gb/s VCSEL Driver with Variable Output Impedance in 65-nm CMOS. Proc. of the 2022 IEEE 65th International Midwest Symposium on Circuits and Systems (MWSCAS), Fukuoka, Japan, IEEE, 2022.

38. Yang J. et al. A 50-Gb/s 1.35-pJ/b PAM-4 VCSEL Transmitter With Three-Tap Asymmetric FFE and Current-Reuse Technique in 40-nm CMOS. *IEEE Transactions on Microwave Theory and Techniques*, 2025, vol. 73, no. 7, pp. 3855–3864.

39. Mahran S., Liboiron-Ladouceur O., Cowan G. 20 Gb/s Dual-Mode SST VCSEL Driver. Proc. of the 2021 IEEE International Midwest Symposium on Circuits and Systems (MWSCAS), Lansing, MI, USA, IEEE, 2021, pp. 428–431.

40. Mowlavi S., Giannakopoulos S., Grabowski A., Svensson L. A Review of IC Drivers for VCSELs in Datacom Applications. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 2024, vol. 32, no. 1, pp. 42–54.

41. Giuglea A., Belfiore G., Khafaji M.M., Henker R., Ellinger F. A 37-Gb/s monolithically integrated electro-optical transmitter in a silicon photonics 250-nm BiCMOS process. *Journal of Lightwave Technology*, 2022, vol. 40, no. 7, pp. 2080–2086.

42. Giuglea A., Belfiore G., Protze F., Henker R., Ellinger F. A High-Speed 130-nm SiGe BiCMOS Integrated Duobinary Driver for Data Rate Capacity Enhancement in VCSEL-Based Optical Links. *IEEE Access*, 2024, vol. 12, pp. 28343–28352.

43. Min Y. et al. A 56-Gb/s, 6.3-pJ/bit PAM-4 DFB Laser Driver Incorporating Asymmetric Equalization and Integrated CDR in 28 nm CMOS. *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, 2025, vol. 33, no. 10, pp. 2749–2760.
44. Hecht U. True Voltage-Mode NRZ VCSEL Transmitter enabling 60 Gbit/s at 0.37 pJ/bit in 22 nm FDSOI. Proc. of the ESSCIRC 2023 - IEEE 49th European Solid State Circuits Conference (ESSCIRC), Lisbon, Portugal, IEEE, 2023, pp. 365–368.
45. Hecht U., Scholz P., Kurth P., Buballa F., Ordouei H., Gerfers F. A DAC-based Transmitter with VCSEL Bias-Current Generation enabling 180 Gbit/s PAM-8 Electrical and 100 Gbit/s PAM-4 VCSEL-based Transmission in 22nm SOI. Proc. of the 2025 IEEE Custom Integrated Circuits Conference (CICC), Boston, MA, USA, IEEE, 2025, pp. 1–3.
46. Kashani M.H., Shakiba H., Sheikholeslami A. A Low-Power High-BW PAM4 VCSEL Driver With Three-Tap FFE in 12-nm CMOS FinFET Process. *IEEE Journal of Solid-State Circuits*, 2024, vol. 59, no. 7, pp. 1995–2004.
47. Kim J. A 224-Gb/s DAC-Based PAM-4 Quarter-Rate Transmitter With 8-Tap FFE in 10-nm FinFET. *IEEE Journal of Solid-State Circuits*, 2022, vol. 57, no. 1, pp. 6–20.
48. Wei H., Lu Y., Zhang L. et al. An Eight-Lane 800-Gb/s Transceiver for PAM-4 Optical Direct-Detection Applications in 5-nm FinFET Process. *IEEE Journal of Solid-State Circuits*, 2025, vol. 60, no. 2, pp. 415–427.
49. Oshika J., Ishida S., Ito D., Nakamura M. Compact Inductor-less CMOS PAM4 VCSEL Driver for High-speed Optical Communications. Proc. of the 2024 21st International SoC Design Conference (ISODC), Sapporo, Japan, IEEE, 2024, pp. 21–22.
50. Mondal S. 18.2 A 4×64Gb/s NRZ 1.3pJ/b Co-Packaged and Fiber-Terminated 4-Ch VCSEL-Based Optical Transmitter. Proc. of the 2024 IEEE International Solid-State Circuits Conference (ISSCC), San Francisco, CA, USA, IEEE, 2024, pp. 340–342.
51. Luo Z., Hu H., Wei H., Lv X., Cheng T., Xie F., Zhong K., Wang J., Chang-Hasnain C.J. 850nm VCSEL for 112Gbps NRZ and 200Gbps PAM4 optical interconnects. Proc. of SPIE, SPIE, San Francisco, California, United States. 2026. DOI: 10.1117/12.3080681.
52. Krishnamurthy S., Mondal S., Qiu J., Acikalin T., Bose S., Yamada S., Jaussi J., Mansuri M. A 0.9pJ/b 108Gb/s PAM-4 VCSEL-Based Direct-Drive Optical Engine. Proc. of the 2025 IEEE International Solid-State Circuits Conference (ISSCC), San Francisco, California, USA, IEEE, 2025, pp. 592–594.
53. Kanakis G. et al. 200G VCSEL Development and Proposal of Using Near-Packaged Optics for AI Scale-Up Networks. *Photonics*, 2026, vol. 13, no. 1, pp. 90–104.
-
- Dias V. Khojikov**
Graduate student, Department of Computer Systems in Management and Design, Junior researcher, Laboratory for Designing RF Integrated Circuits and Systems-on-a-Chip, Tomsk State University of Control Systems and Radioelectronics (TUSUR),
40, Lenin Ave., Tomsk, Russia, 634050
ORCID: 0009-0005-8745-7090
Phone: +7-963-196-42-25
Email: dias.khodzhikov@tusur.ru
- Artyom S. Koryakovtsev**
Candidate of Engineering Sciences, Department of Computer Systems in Management and Design, Senior researcher, Laboratory for Designing RF Integrated Circuits and Systems-on-a-Chip, TUSUR
40, Lenin Ave., Tomsk, Russia, 634050
ORCID: 0000-0001-6075-390X
Phone: +7-913-872-57-87
Email: artem.s.koriakovtsev@tusur.ru
- Andrey A. Kokolov**
Candidate of Engineering Sciences, Head, Laboratory for Designing RF Integrated Circuits and Systems-on-a-Chip, TUSUR
40, Lenin Ave., Tomsk, Russia, 634050
ORCID: 0000-0002-8910-4329
Phone: +7-923-405-93-59
Email: andrei.a.kokolov@tusur.ru
- Received: 14.04.2026.
Accepted: 25.05.2026.