

УДК 621.382.323

Д.А. Шестерикова, А.Е. Шестериков, Е.В. Ерофеев, П.Е. Троян

Моделирование влияния толщины барьерного слоя гетероструктуры на напряжение пробоя транзистора с высокой подвижностью электронов

Представлены результаты моделирования возникновения пробоя в гетероструктуре транзистора с высокой подвижностью электронов при различной толщине барьерного слоя AlGaAs. В результате исследования было выявлено, что напряжение пробоя, измеренное по методу инжекции тока стока, при заданных параметрах гетероструктуры составляет 8,75 В и остается неизменным при изменении толщины барьерного слоя.

Ключевые слова: напряжение пробоя, гетероструктура, рНЕМТ, инжекция тока стока, барьерный слой.

DOI: 10.21293/1818-0442-2024-28-1-81-85

Транзисторы с высокой подвижностью электронов на основе технологии рНЕМТ (pseudomorphic high electron mobility transistor – псевдоморфный транзистор с высокой подвижностью электронов) играют ключевую роль в современных системах связи и радиолокации, обеспечивая высокое качество приема сигналов при минимальных уровнях шумов [1-5]. Данные транзисторы используются в широком спектре приложений, включая спутниковые системы, беспроводные коммуникации и радиолокационные устройства, где критически необходимо сохранять соотношение сигнал/шум на высоком уровне.

Ключевыми параметрами, определяющими эффективность работы рНЕМТ, являются минимальный коэффициент шума, коэффициент усиления и рабочее напряжение, которое полностью определяется напряжением пробоя транзистора [6, 7]. Напряжение пробоя является критически важным для определения надежности и устойчивости работы усилителей, так как оно устанавливает пределы допустимого напряжения, при котором устройство может функционировать безопасно и эффективно.

Точное определение напряжения пробоя представляет собой сложную задачу и имеет важное значение для практического применения полупроводниковых устройств в различных системах. Существует множество различных методик измерения напряжения пробоя, включающих двухполюсный метод с плавающим стоком, с плавающим истоком, а также трехполюсные методы. Извлечение данных при измерении напряжения пробоя может привести к затруднениям в интерпретации результатов, так как различные методики для оценки напряжения пробоя могут давать отличающиеся результаты в зависимости от конфигурации измерительной системы, используемых критериев и других факторов, что затрудняет стандартизацию этого параметра [8–12].

Современные системы приборно-технологического моделирования предоставляют средства, позволяющие значительно ускорить процесс разработки новых полупроводниковых устройств и значительно сократить затраты на проведение экспериментов. Используя данные системы, можно эффективно моделировать различные параметры и характеристики,

включая влияние конструктивных решений на конечные показатели устройства. Одной из таких систем является Synopsys TCAD.

Цель данной работы заключается в исследовании влияния толщины барьерного слоя на напряжение пробоя между стоком и истоком (BV_{DS}) рНЕМТ.

Методика моделирования

В данной статье для исследования влияния толщины барьерного слоя гетероструктуры рНЕМТ на условия возникновения пробоя транзистора используется метод инжекции тока стока [12]. Схема реализации данного метода представлена на рис. 1.

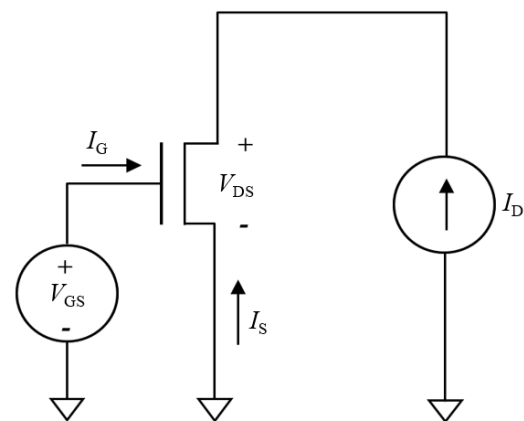


Рис. 1. Принципиальная схема реализации метода инжекции тока стока

Принцип реализации метода состоит в следующем. Изначально транзистор вводится в смещение путем подачи малого напряжения на сток, что обеспечивает протекание малого тока через канал транзистора. Затем источник переводится из режима стабилизации напряжения в режим стабилизации тока. После этого ток стока увеличивается до заданного значения (I_D) и напряжение на затворе линейно изменяется от 0 до – 5 В.

Типовая зависимость напряжений между стоком и истоком (затвором) транзистора от напряжения затвор-исток, характеризующая стадии пробоя для полевого транзистора, представлена на рис. 2 [12].

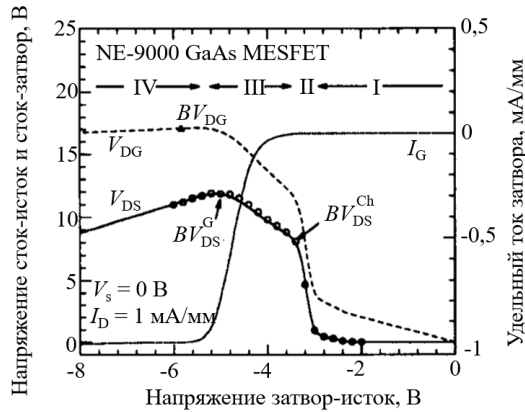


Рис. 2. Стадии пробоя для полевого транзистора: V_{DG} , V_{DS} – напряжение сток-затвор и сток-исток соответственно; V_s – напряжение на истоке; I_G , I_D – удельный ток затвора и стока на единицу ширины канала соответственно; BV_{DG} – напряжение пробоя сток-затвор; BV_{DS}^{Ch} – напряжение пробоя сток-исток, ограниченное разрушением канала транзистора; BV_{DS}^G – напряжение пробоя сток-исток, ограниченное пробоем затвора транзистора

Из рис. 2 в механизме протекания пробоя в рНЕМТ можно выделить следующие основные области:

- **линейная область (I).** Данная область характеризуется малым падением напряжения между истоком и стоком транзистора, так как канал НЕМТ полностью открыт;
- **область насыщения (II).** В данной области происходит резкое возрастание падения напряжения на стоке в связи с закрытием канала;
- **область разрушения канала (III).** В данной области канал полностью закрыт, а рост выходного напряжения на рНЕМТ обусловлен протеканием тока через подложку;
- **область пробоя затвор-сток (IV).** После перехода в данную область падение напряжения на транзисторе начинает уменьшаться, что связано со значительным протеканием тока через затвор.

Наиболее важным параметром пробоя в рНЕМТ является напряжение пробоя BV_{DS}^{Ch} , которое соответствует началу процессов разрушения, которые происходят в канале транзистора.

В данной работе исследование процесса пробоя в рНЕМТ с длиной затвора 0,15 мкм проводилось в программном комплексе Synopsys TCAD. На первом этапе была построена геометрия гетероструктуры в программном модуле SSE (Sentaurus Structure Editor), которая представлена на рис. 3. Параметры слоев гетероструктуры представлены в таблице [13].

На втором этапе было выполнено физическое моделирование рНЕМТ в модуле SDevice (Sentaurus Device). В данном исследовании была использована гидродинамическая модель переноса электронов (Hydrodynamic transport) [14]. Выбрана модель подвижности на основе сильного поля (High field mobility saturation) [15]. Также ко всем материалам структуры применена модель Шокли–Рида–Холла (SRH), Оже и радиационной рекомбинации [16].

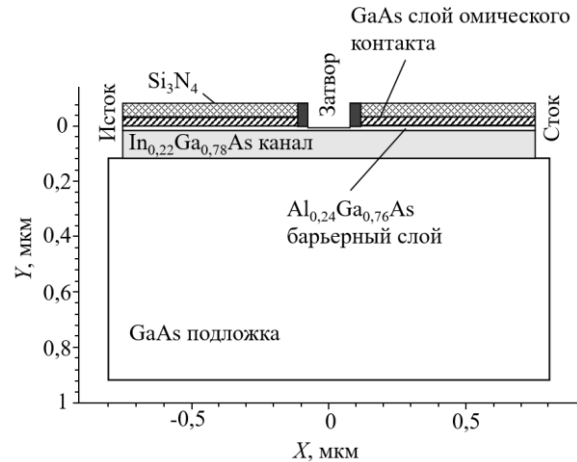


Рис. 3. Структура слоев гетероструктур рНЕМТ

Параметры слоев гетероструктуры

Слой	Материал	Толщина	Концентрация легирования
Cap layer	n^+ -GaAs	–	$5 \cdot 10^{18} \text{ см}^{-3}$
Stop layer	AlAs	20 Å	i
Barrier layer	AlGaAs	h_{AlGaAs}	i
Delta doping	Si	–	$5 \cdot 10^{12}, \text{ см}^{-2}$
Spacer	AlGaAs	20 Å	i
Channel	$\text{In}_x\text{Ga}_{1-x}\text{As}$	100 Å	i
Buffer	GaAs	500 Å	i
Superlattice	AlGaAs/GaAs	400 Å	i
Buffer	GaAs	2000 Å	i
Substrate	GaAs (100)	650 мкм	i

Режим измерения напряжения пробоя по методу инжекции тока стока был реализован путем стабилизации тока стока по методике, описанной ранее. Алгоритм расчета напряжения пробоя по методу инжекции тока стока в Synopsys TCAD представлен на рис. 4.

Результаты расчетов зависимостей напряжения между истоком и стоком рНЕМТ от напряжения на затворе были проанализированы с помощью модуля SVisual (Sentaurus Visual). Из данных зависимостей были вычислены напряжения пробоя BV_{DS} для различных значений толщины барьерного слоя гетероструктуры.

Результаты моделирования и их анализ

На рис. 5 представлены результаты моделирования зависимостей напряжения между истоком и стоком рНЕМТ от напряжения на затворе. При моделировании удельный ток инжекции стока на единицу ширины затвора был принят равным $I_D = 500 \text{ мкА/мм}$.

Для определения точки перехода к области разрушения канала, которая соответствует напряжению пробоя BV_{DS} , была построена зависимость dV_{DS}/dV_{GS} от напряжения между стоком и истоком транзистора в зоне перехода к области разрушения канала (рис. 6). Данная зависимость позволяет оценить динамику изменения напряжения между стоком и истоком транзистора при фиксированном значении тока инжекции стока. Точка экстремума на данном графике будет соответствовать напряжению пробоя BV_{DS} транзистора.

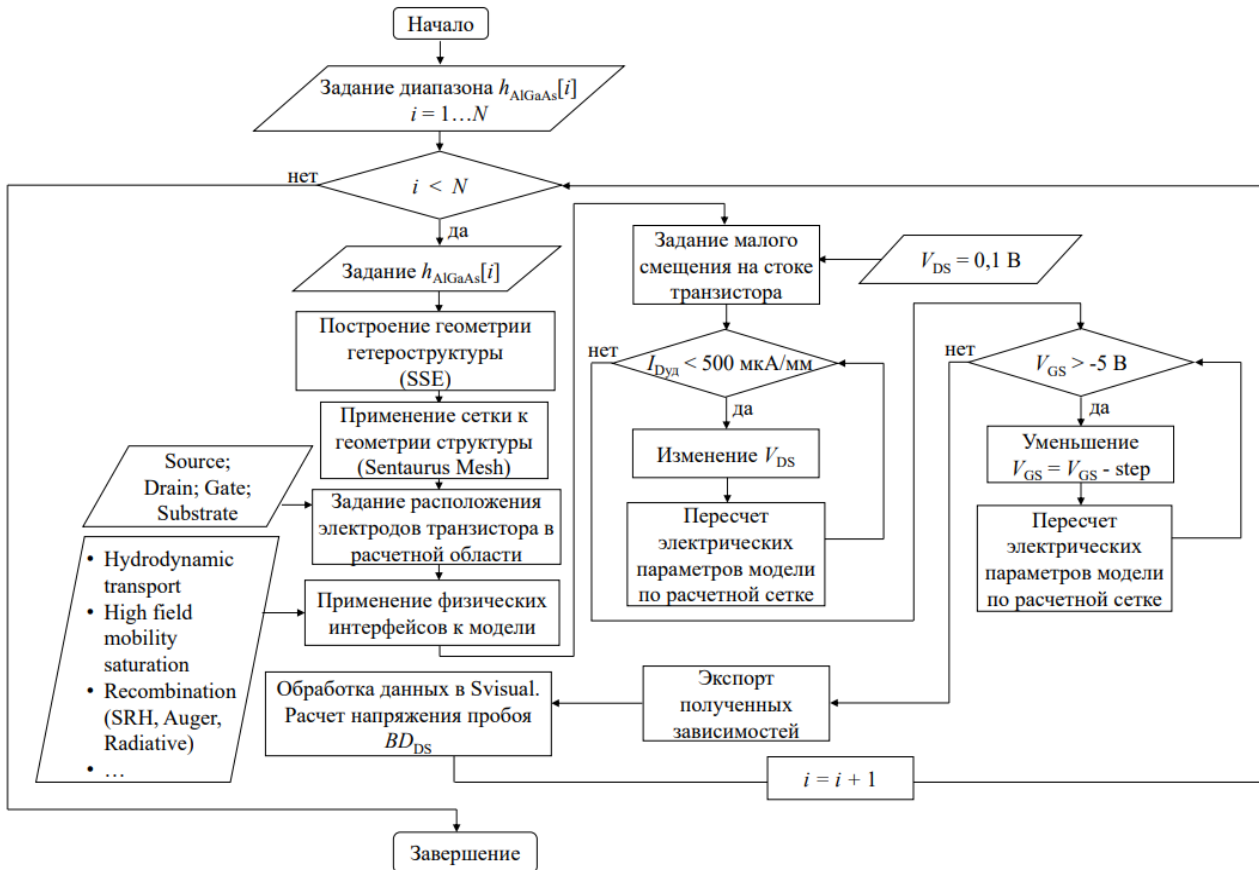


Рис. 4. Алгоритм расчета напряжения пробоя по методу инжекции тока стока в Synopsys TCAD

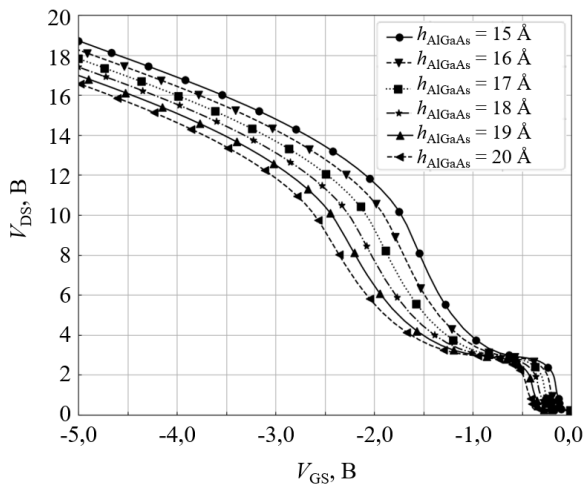


Рис. 5. Результаты моделирования зависимостей напряжения между истоком и стоком рНЕМТ от напряжения на затворе при различной толщине барьерного слоя гетероструктуры

Из зависимости на рис. 6 видно, что толщина барьерного слоя не оказывает влияние на напряжение пробоя транзисторной структуры.

Заключение

В рамках настоящего исследования была сформирована математическая модель возникновения пробоя в рНЕМТ в программном комплексе Synopsys TCAD. На основе полученной модели была рассчитана зависимость напряжения пробоя (BV_{DS}) от толщины барьерного слоя гетероструктуры.

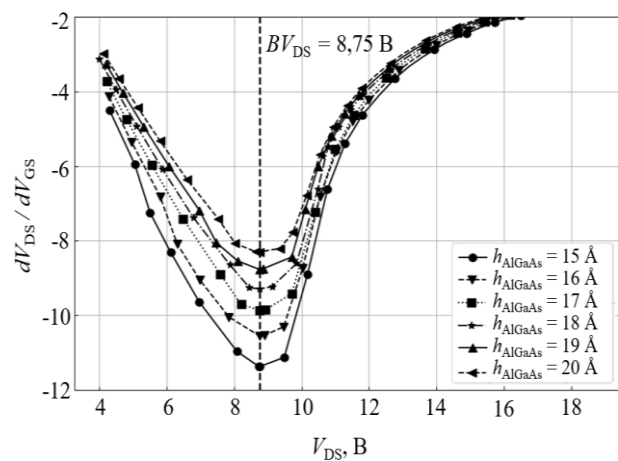


Рис. 6. Зависимость dV_{DS}/dV_{GS} от напряжения между стоком и истоком транзистора в зоне перехода к области разрушения канала

Исходя из полученных данных, было выявлено, что напряжение пробоя сток-исток транзистора составляет 8,75 В и остается неизменным при изменении толщины барьерного слоя h_{AlGaAs} , что соответствует теоретическим данным, представленным в литературе [17].

Данный результат можно объяснить тем, что с ростом толщины барьерного слоя h_{AlGaAs} напряжение отсечки транзистора смещается в сторону более отрицательных значений. Это явление связано с изменением электрического поля в области барьерного

слоя, что влияет на распределение зарядов и, следовательно, на характеристики пробоя. Таким образом, изменение напряжения отсечки транзистора компенсирует увеличение толщины барьерного слоя, что приводит к сохранению напряжения пробоя транзисторной структуры на прежнем уровне.

Для более глубокого понимания механизма пробоя в рНЕМТ следует рассмотреть влияние других факторов, таких как температура, примеси и дефекты в кристаллической решетке, которые могут оказывать значительное влияние на электрические характеристики устройства. Также стоит отметить, что дальнейшие исследования могут быть направлены на оптимизацию конструкции рецесса подзатворной области для достижения более высоких значений напряжения пробоя, что может расширить область применения рНЕМТ в высоковольтных и высокочастотных устройствах.

Работа выполнена при финансовой поддержке Министерства науки и высшего образования РФ в рамках проекта FEWM 2024-0004.

Литература

1. Uko M. A 23–28 GHz pHEMT MMIC low-noise amplifier for satellite-cellular convergence applications / M. Uko, S. Ekpo // *International Review of Aerospace Engineering Journal*. – 2021. – Vol. 14, No. 5. – P. 1–10.
2. Laaouane H. Design of a low noise amplifier based on E-PHEMT transistors for 4G applications / H. Laaouane, S. Bri, J. Foshi // *Journal on Computer Science and Information Technologies*. – 2021. – Vol. 5, No. 2. – P. 41–52.
3. Design and Development of Two-stage Low-noise Amplifier (LNA) using E-pHEMT Technology for C-band Application / F. Kamsaini, M.S. Razalli, S.Z. Ibrahim, M.Z. Ilyas // *IOP Conference Series: Materials Science and Engineering*. – IOP Publishing. – 2020. – Vol. 864, No. 1. – P. 012126.
4. Wild A. *Microelectronics in the 21st Century: Technology, Economics, Policies* // 2022 International Semiconductor Conference (CAS), Poiana Brasov, Romania, 2022. – P. 3–12.
5. Zheng R. Research on damage effects of pHEMT low noise amplifiers under HPM injection / R. Zheng, Z. Xue, C. Li, S. Tang // *IEICE Electronics Express*. – 2024. – P. 21.20240525.
6. Small-signal and noise GaAs pHEMT modeling for low noise amplifier design / A.A. Popov, D.V. Bilevich, A.A. Metel, A.S. Salnikov, I.M. Dobush, A.E. Goryainov, A.A. Kalentyev // *Journal of Physics: Conference Series*. – IOP Publishing. – 2020. – Vol. 1499, No. 1. – P. 012033.
7. Study on high power microwave nonlinear effects and degradation characteristics of C-band low noise amplifier / L. Fuxing, C. Changchun, W. Han, W. Lei, L. Qishuai, A. Qi, Y. Yintang // *Microelectronics Reliability*. – 2022. – Vol. 128. – P. 114427.
8. Menozzi R. Off-state breakdown of GaAs PHEMTs: review and new data // *IEEE Transactions on Device and Materials Reliability*. – 2004. – Vol. 4, No. 1. – P. 54–62.
9. An Overview of Nanowire Field-Effect Transistors for Future Nanoscale Integrated Circuits / J. Ajayan, D. Nirmal, P. Mohankumar, S. Tayal // *Nanoelectronics for Next-Generation Integrated Circuits*. – 2022. – P. 81–114.
10. Investigation of DC-RF and breakdown behaviour in $L_g = 20$ nm novel asymmetric GaAs MHEMTs for future submillimetre wave applications / J. Ajayan, T. Ravichandran, P. Mohankumar, P. Prajoon, J.C. Pravin, D. Nirmal // *AEU-International Journal of Electronics and Communications*. – 2018. – Vol. 84. – P. 387–393.
11. New Submicron Low Gate Leakage In_{0.52}Al_{0.48}As-In_{0.7}Ga_{0.3}As pHEMT for Low-Noise Applications / M.F. Packer Mohamed, M.F. Mohamed Omar, M.F. Akbar Jalaludin Khan, N.A. Ghazali, M.H. Hairi, S. Falina, M.S.N. Samsol Baharin // *Micromachines*. – 2021. – Vol. 12, No. 12. – P. 1497.
12. Bahl S.R. A new drain-current injection technique for the measurement of off-state breakdown voltage in FETs / S.R. Bahl, J.A. Del Alamo // *IEEE Transactions on Electron Devices*. – 1993. – Vol. 40, No. 8. – P. 1558–1560.
13. Шестериков А.Е. Исследование конструктивно-технологических особенностей изготовления малощумящих GaAs-транзисторов с длиной Т-затвора 150 нм для систем передачи информации / А.Е. Шестериков, Д.А. Шестерикова, Е.В. Ерофеев // *Физика и техника полупроводников*. – 2024. – Т. 58, № 3. – С. 149–155.
14. A review of hydrodynamic and energy-transport models for semiconductor device simulation / T. Grasser, T.W. Tang, H. Kosina, S. Selberherr // *Proceedings of the IEEE*. – 2003. – Vol. 91, No. 2. – P. 251–274.
15. Modelling of small-signal response and electronic noise in semiconductor high-field transport / L. Reggiani, E. Starikov, P. Shiktorov, V. Gruzinskis, L. Varani // *Semiconductor science and technology*. – 1997. – Vol. 12, No. 2. – P. 141.
16. Khanna V.K. Physical understanding and technological control of carrier lifetimes in semiconductor materials and devices: A critique of conceptual development, state of the art and applications // *Progress in quantum electronics*. – 2005. – Vol. 29, No. 2. – P. 59–163.
17. Palma J.F. Breakdown behavior and optimization of AlGaAs/InGaAs pseudomorphic high electron mobility transistors. – Boston: University of Massachusetts Lowell, 2011. – 253 p.

Шестерикова Дарья Александровна

Магистрант каф. физической электроники (ФЭ)
Томского государственного ун-та
систем управления и радиоэлектроники (ТУСУР)
Ленина пр-т, 40, г. Томск, Россия, 634050
Тел.: +7-952-683-56-09
Эл. почта: darya.mokhina@mail.ru

Шестериков Александр Евгеньевич

Магистрант каф. ФЭ ТУСУРа
Ленина пр-т, 40, г. Томск, Россия, 634050
Тел.: +7-913-872-13-41
Эл. почта: shesterikov.a.e@mail.ru

Ерофеев Евгений Викторович

Канд. техн. наук, главный конструктор
НПК «Микроэлектроника» АО «НПФ «Микран»
Кирова пр-т, 51Д, г. Томск, Россия, 634041
Тел.: +7-913-887-60-39
Эл. почта: erofeev@micran.ru

Троян Павел Ефимович

Д-р техн. наук, проф. каф. ФЭ ТУСУРа
Ленина пр-т, 40, г. Томск, Россия, 634050
Тел.: +7-913-110-22-11
Эл. почта: tre@tusur.ru

Поступила в редакцию: 21.11.2024.
Принята к публикации: 18.04.2025.

Shesterikova D.A., Shesterikov A.E., Erofeev E.V., Trojan P.E.
Modeling the influence of heterostructure barrier layer thickness on the breakdown voltage of high electron mobility transistor

The paper presents the results of modeling the breakdown occurrence in the heterostructure of a high electron mobility transistor at different thicknesses of the AlGaAs barrier layer. As a result of the study, it was revealed that the breakdown voltage, measured by the drain current injection method, is 8,75 V at the specified parameters of the heterostructure and remains unchanged when the thickness of the barrier layer changes.

Keywords: breakdown voltage, heterostructure, pHEMT, drain current injection, barrier layer.

DOI: 10.21293/1818-0442-2024-28-1-81-85

References

1. Uko M., Ekpo S. A 23-28 GHz pHEMT MMIC low-noise amplifier for satellite-cellular convergence applications. *International Review of Aerospace Engineering Journal*, 2021, vol. 14, no. 5, pp. 1–10.
2. Laouane H., Bri S., Foshi J. Design of a low noise amplifier based on E-PHEMT transistors for 4G applications. *Journal on Computer Science and Information Technologies*, 2021, vol. 5, no. 2, pp. 41–52.
3. Kamsaini F., Razalli M.S., Ibrahim S.Z., Ilyas M.Z. Design and Development of Two-stage Low-noise Amplifier (LNA) using E-pHEMT Technology for C-band Application. *IOP Conference Series: Materials Science and Engineering*, IOP Publishing, 2020, vol. 864, no. 1, pp. 012126.
4. Wild A. Microelectronics in the 21st Century: Technology, Economics, Policies. *2022 International Semiconductor Conference (CAS), Poiana Brasov, Romania*, 2022, pp. 3–12.
5. Zheng R., Xue Z., Li C., Tang S. Research on damage effects of pHEMT low noise amplifiers under HPM injection. *IEICE Electronics Express*, 2024, pp. 21.20240525.
6. Popov A.A., Bilevich D.V., Metel A.A., Salnikov A.S., Dobush I.M., Goryainov A.E., Kalentyev A.A. Small-signal and noise GaAs pHEMT modeling for low noise amplifier design. *Journal of Physics: Conference Series*, IOP Publishing, 2020, vol. 1499, no. 1, pp. 012033.
7. Fuxing L., Changchun C., Han W., Lei W., Qishuai L., Qi A., Yintang Y. Study on high power microwave nonlinear effects and degradation characteristics of C-band low noise amplifier. *Microelectronics Reliability*, 2022, vol. 128, pp. 114427.
8. Menozzi R. Off-state breakdown of GaAs PHEMTs: review and new data. *IEEE Transactions on Device and Materials Reliability*, 2004, vol. 4, no. 1, pp. 54–62.
9. Ajayan J., Nirmal D., Mohankumar P., Tayal S. An Overview of Nanowire Field-Effect Transistors for Future Nanoscale Integrated Circuits. *Nanoelectronics for Next-Generation Integrated Circuits*, 2022, pp. 81–114.
10. Ajayan J., Ravichandran T., Mohankumar P., Prajoon P., Pravin J.C., Nirmal D. Investigation of DC-RF and breakdown behaviour in Lg= 20 nm novel asymmetric GaAs MHEMTs for future submillimetre wave applications. *AEU-International Journal of Electronics and Communications*, 2018, vol. 8, pp. 387–393.
11. Packeer Mohamed M.F., Mohamed Omar M.F., Akbar Jalaludin Khan M.F., Ghazali N.A., Hairi M.H., Falina S., Samsol Baharin M.S.N. New Submicron Low Gate Leakage In0.52Al0.48As-In0.7Ga0.3As pHEMT for Low-Noise Applications. *Micromachines*, 2021, vol. 12, no. 12, pp. 1497.
12. Bahl S.R., Del Alamo J.A. A new drain-current injection technique for the measurement of off-state breakdown voltage in FETs. *IEEE Transactions on Electron Devices*, 1993, vol. 40, no 8, pp. 1558–1560.
13. Shesterikov A.E., Shesterikova D.A., Erofeev E.V. [Study of design and technological features of manufacturing of low-noise GaAs-transistors with T-gate length of 150 nm for information transmission systems]. *Semiconductor Physics and Technology*, 2024, no. 3, pp. 144–150 (in Russ).
14. Grasser T., Tang T.W., Kosina H., Selberherr S.A review of hydrodynamic and energy-transport models for semiconductor device simulation. *Proceedings of the IEEE*, 2003, vol. 91, no. 2, pp. 251–274.
15. Reggiani L., Starikov E., Shiktorov P., Gruzinskis V., Varani L. Modelling of small-signal response and electronic noise in semiconductor high-field transport. *Semiconductor Science and Technology*, 1997, vol. 12, no. 2, pp. 141.
16. Khanna V.K. Physical understanding and technological control of carrier lifetimes in semiconductor materials and devices: A critique of conceptual development, state of the art and applications. *Progress in Quantum Electronics*, 2005, vol. 29, no. 2, pp. 59–163.
17. Palma J.F. Breakdown behavior and optimization of AlGaAs/InGaAs pseudomorphic high electron mobility transistors. *University of Massachusetts Lowell*, 2011, p. 253.

Darya A. Shesterikova

Master student, Department of Physical Electronics, Tomsk State University of Control Systems and Radioelectronics (TUSUR) 40, Lenin pr., Tomsk, Russia, 634050
 Phone: +7-952-683-56-09
 Email: darya.mokhina@mail.ru

Alexandr E. Shesterikov

Master student, Department of Physical Electronics, TUSUR 40, Lenin pr., Tomsk, Russia, 634050
 Phone: +7-913-872-13-41
 Email: shesterikov.a.e@mail.ru

Evgeniy V. Erofeev

Candidate of Sciences in Engineering, Chief Designer of Microelectronics Research and Development, JSC «NPF Micran» 51d, Kirov pr., Tomsk, Russia, 634041
 Phone: +7-913-887-60-39
 Email: erofeev@micran.ru

Pavel E. Trojan

Doctor of Science in Engineering, Professor, Department of Physical Electronics, TUSUR 40, Lenin pr., Tomsk, Russia, 634050
 Phone: +7-913-110-22-11
 Email: tpe@tusur.ru

Received: 21.11.2024.

Accepted: 18.04.2025.